

6.111演讲14

实验3的任务：

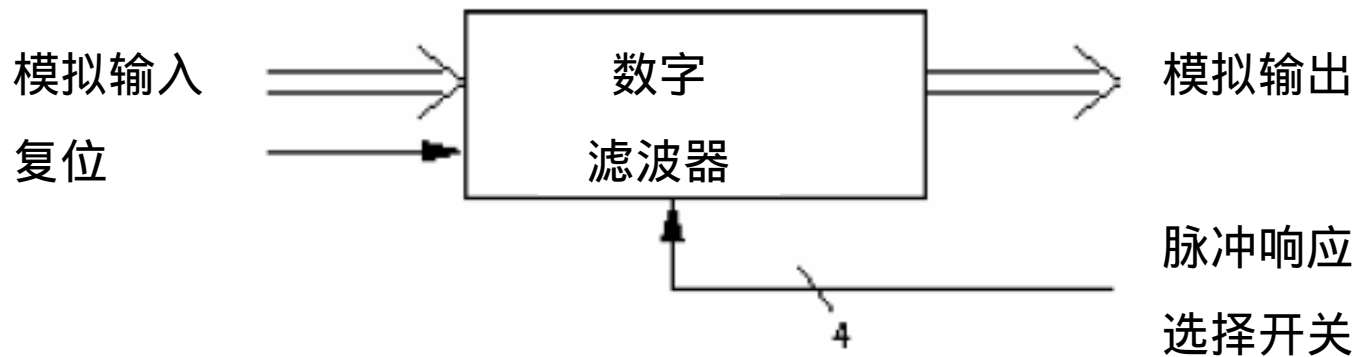
数字滤波器

音频（音乐，语音）

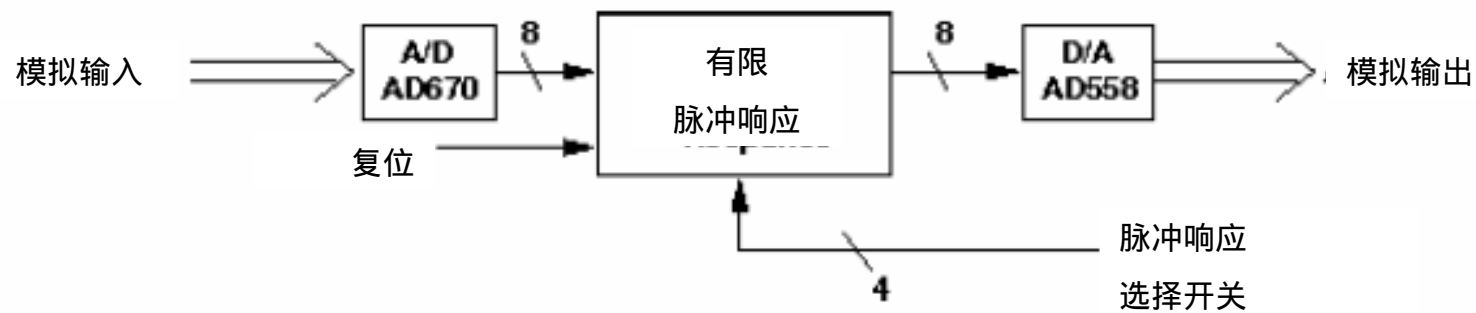
输入来自波形发生器，麦克风，“boom box”

输出到示波器或者扬声器

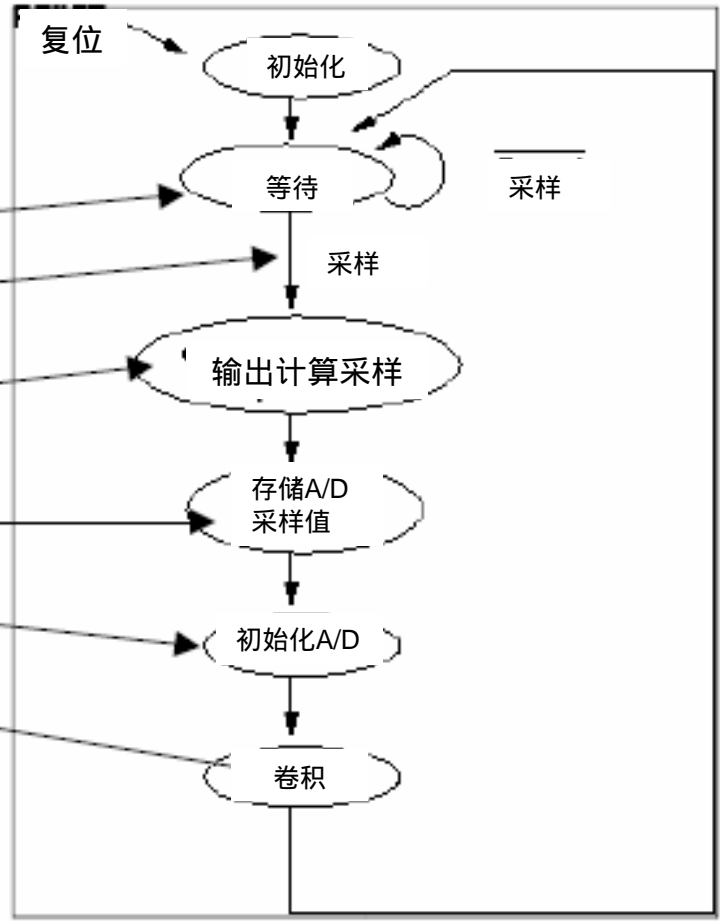
我们提供多种滤波器：你的实验箱能用开关提供16（4位）选一的选择



输入是数字化和采样的
滤波器是有限脉冲响应（FIR）（下一页）
输出经过D/A转换（如同采样和保持）



这是你的状态机要做的：
等待一个固定的时间间隔
采样输入信号
输出上个采样中的计算
存储刚刚的采样
开始A/D转换
做FIR滤波器算法，它是卷积
(不，这没有超出阶次) ...
返回再做...



卷积是最后n个采样的加权和。

FIR (有限脉冲响应) 滤波器能做几乎所有滤波函数 (高通, 低通, 等等)

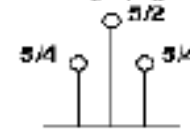
有限脉冲响应 H



输入信号



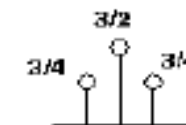
s_{-2} 的响应



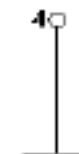
s_{-1} 的响应



s_0 的响应



在时刻 t_0 的总响应



$$Y = S_0 H_0 + S_{-1} H_1 + S_{-2} H_2$$

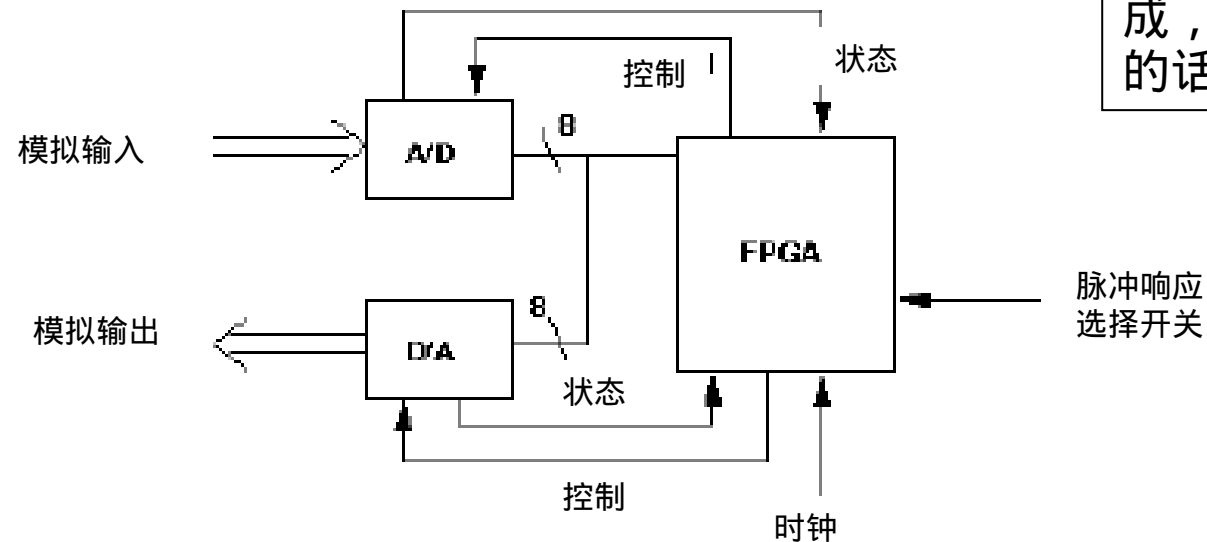
实现这个滤波器你可以用：

Altera Flex：EPF10K10或者 EPF 10K70 FPGA

Analog器件 AD670 A/D 转换器

Analog器件 AD 580 D/A 转换器

(如果必要) 外部的RAM



老师们认为你
能在一片
10k10内完
成，如果这样
的话还不错...

这是要完成的电路的功能框图。

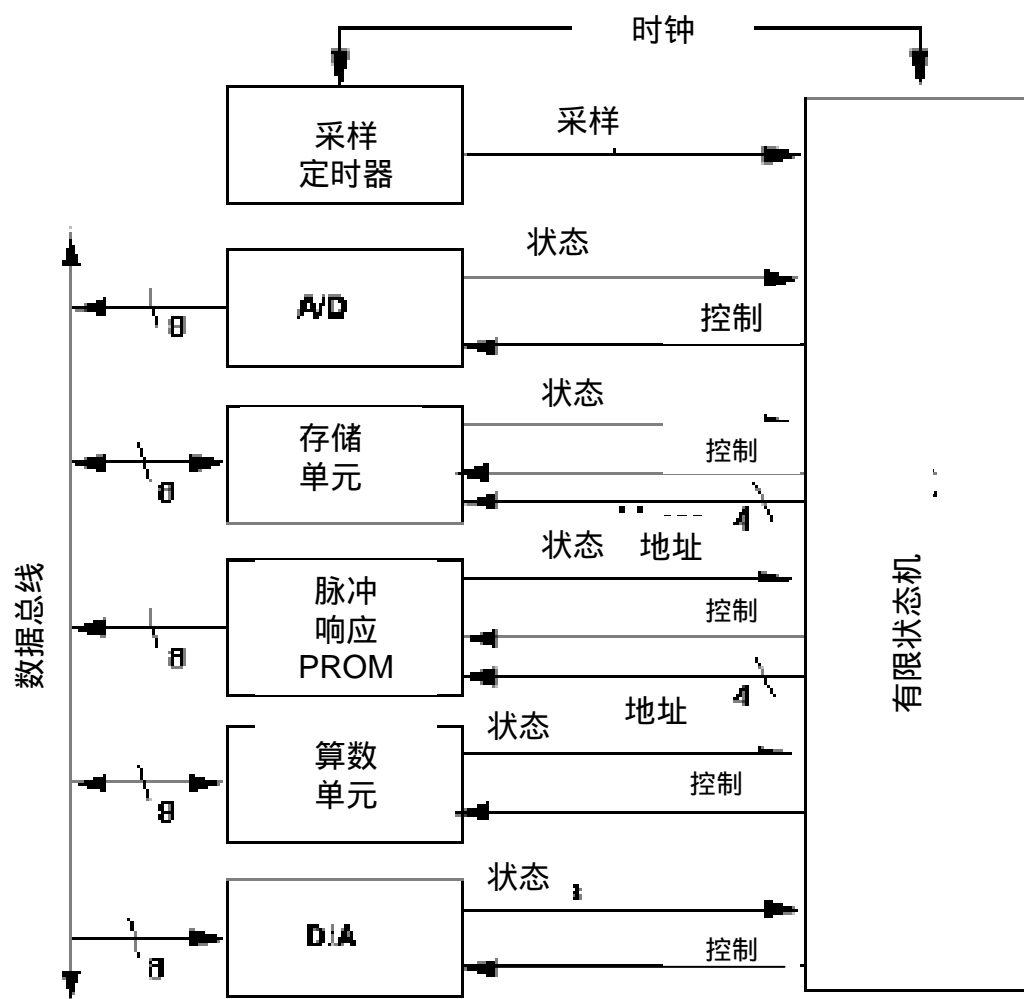
定时器规划什么时候开始每个操作

A/D转换器从模拟量得到信号

存储，算数单元和脉冲响应ROM用来计算输出

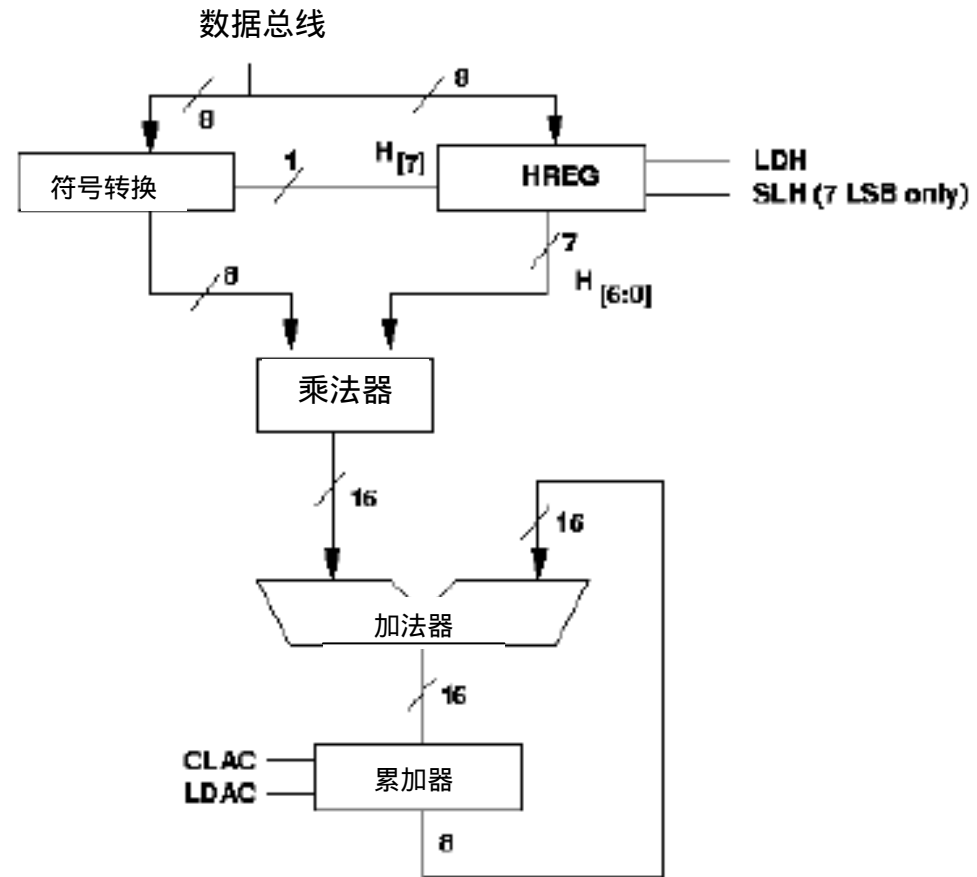
输出通过D/A转换器得到模拟量

A/D，D/A，PROM在FPGA的外部



卷积是一些列的乘法和求和。这些（非常）容易在下面的电路中实现：

H保持脉冲响应（以符号/数值的形式）
如果H是负的，数据字需要取反，
信号在电路的底部累加

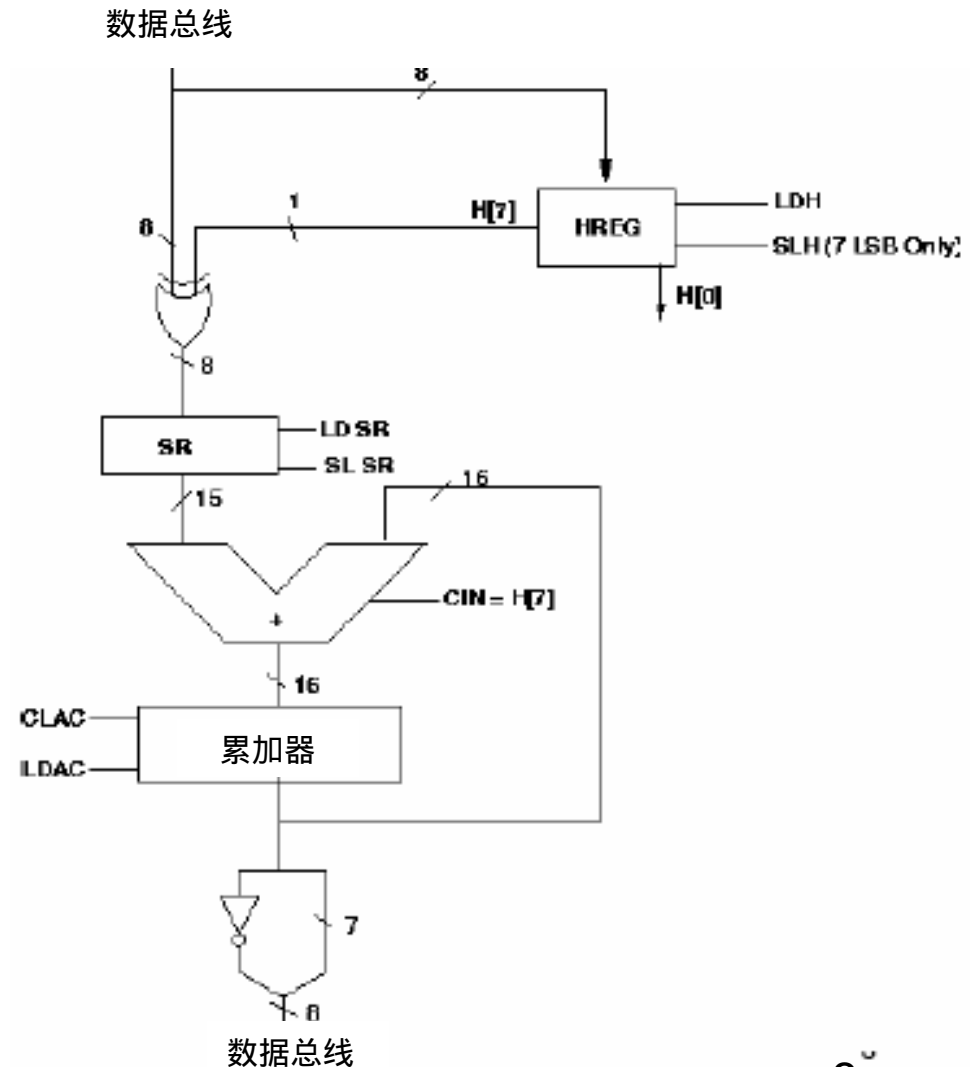


这是如何去做的更细节的描述。

如果H是负的，xor 和 CIN作二进制补码的反。

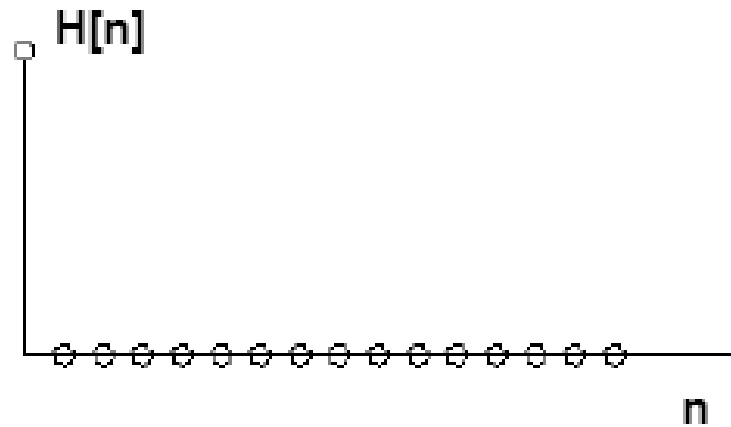
这是一个移位和加法乘法器：H[0] = 1意味着“装载”累加器（把移位后的H加到结果中）。

累加器保持了正在运行的和。连续的数字可以乘和加。



你要用到的滤波器能够以一个16个滤波器的文件形式获得，每个滤波器都有16个数字。这个文件很容易使用，且能装载到ROM文件中。

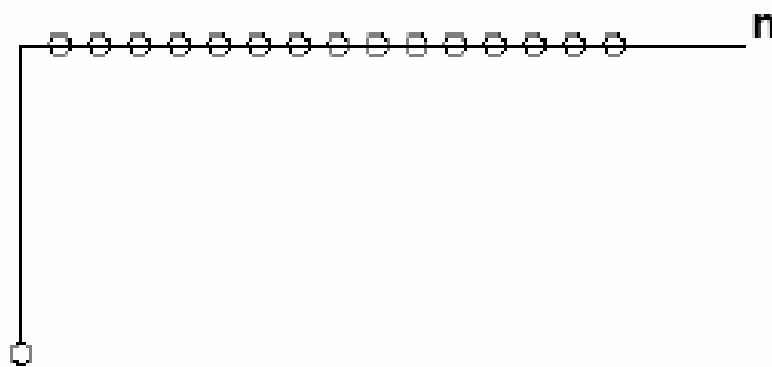
这是第一个滤波器的形式（脉冲），当应用于信号时，返回的就是没有改变的信号。



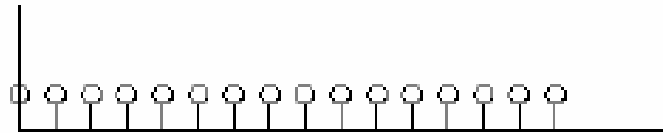
这是第二个滤波器：反脉冲

$$\text{Output} = -\text{Input}$$

$H[n]$



这是第三个滤波器：“矩形波”



对应于几个不同滤波器的输出

输入方波



“矩形”滤波器的输出



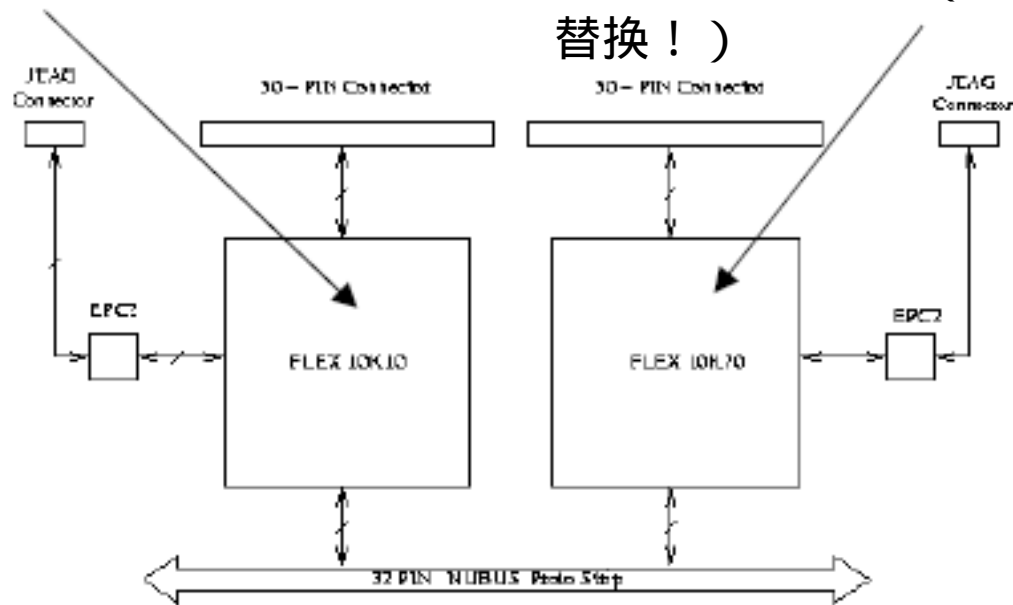
“指数”滤波器的输出



你实验箱里的FPGA开发板（不久完成）有：
一个FLEX10K10和一个FLEX 10K70

10k门的插座

70k门的表面安装（很难
替换！）



注意这些部件是
内部互连的，而
且连接到Nubus
和两个50脚的连
接器。

在你用之前必须
擦除（三态）！