

## 第1章 ARM 及 Cortex-M3 处理器概述

ARM 在嵌入式应用领域取得了巨大的成功。从 1985 年的第一个 ARM1 原型诞生至今，已经有几十亿个 ARM 处理器被销售到了世界各地。ARM 的成功是建立在一个简单而又强大的原始设计之上的，随着技术的不断进步，这个设计也在不断的改进。ARM 内核、处理器并不是单一的，而是遵循相同设计理念、使用相似指令集架构的一个内核、处理器系列。

### 1.1 ARM 处理器系列

每个 ARM 处理器都有一个特定的指令集架构 (ISA)，而一个 ISA 版本又可以有多种处理器实现。ISA 随着嵌入式市场的需求而发展，至今已经有多个版本。ARM 公司规划该发展过程，使得在较早的架构版本上编写的代码也可以在后继版本上执行 (即代码的兼容性)。

#### 1.1.1 命名规则

早期 ARM 使用如图 1.1 所示的命名规则来描述一个处理器。在“ARM”后的字母和数字表明了一个处理器的功能特性。随着更多特性的增加，字母和数字的组合可能会改变。注意：命名规则不包含体系结构 (ISA) 的版本信息。

---

**ARM {x}{y}{z}{T}{D}{M}{I}{E}{J}{F}{-S}**

x——系列

y——存储管理/保护单元

z——cache

T——Thumb 16 位译码器

D——JTAG 调试器

M——快速乘法器

I——嵌入式跟踪宏单元

E——增强指令 (基于 TDMI)

J——Jazelle

F——向量浮点单元

S——可综合版本

---

图 1.1 早期 ARM 命名规则

关于 ARM 命名法则，还有一些附加的要点：

- ARM7TDMI 之后的所有 ARM 内核，即使“ARM”标志后没有包含那些字符，也都包括了 TDMI 功能特性。

- 处理器系列是共享相同硬件特性的一组处理器具体实现。例如，ARM7TDMI、ARM740T 和 ARM720T 都共享相同的系列特性，都属于 ARM7 系列。
- JTAG 是由 IEEE1149.1 标准测试访问端口（Standard Test Access Port）和边界扫描结构来描述的。它是 ARM 用来发送和接收处理器内核与测试仪器之间调试信息的一系列协议。
- 嵌入式 ICE 宏单元（EmbeddedICE macrocell）是建立在处理器内部用来设置断点和观察点的调试硬件。
- 可综合的——意味着处理器内核是以源代码形式提供的，这种源代码形式又可以被编译成一种易于 EDA 工具使用的形式。

随着近年来 ARM 架构的产品爆炸性地涌入市场，以及对于维护架构一致性的高层次的要求，ARM 重新组织了 ARM 架构的规范，定义了以 ARM v7 架构的 Cortex 系列。

## 1.1.2 ARM 处理器系列

ARM 公司设计了许多处理器，它们可以根据使用的不同内核划分到各个系列中。系列划分是基于 ARM7、ARM9、ARM10、ARM11 和 Cortex 内核。后缀数字 7、9、10 和 11 表示不同的内核设计。数字的升序说明性能和复杂度的提高。ARM8 开发出来以后很快就被取代了。

在每个系列中，存储器管理、cache 和 TCM 处理器扩展也有多种变化。ARM 继续在可用的产品系列和每个系列内部的不同变种两方面做进一步开发。

表 1.1 总结了各种处理器的不同功能特性。值得注意的是，指令集架构（ISA）是体现 CPU 核性能特点的重要因素，如采用 v5TEJ 架构的 ARM926EJ-S 与采用 v4T 架构的 ARM920T 处理器，在相同的工作频率下，前者的处理能力要高得多。

表 1.1 ARM 处理器不同功能特性

CPU 核	MMU/MPU	Cache	Jazelle	Thumb	ISA 架构	E <sup>a</sup>
ARM7TDMI	无	无	否	是	v4T	否
ARM7EJ-S	无	无	是	是	v5TEJ	是
ARM720T	MMU	统一的 8Kcache	否	是	v4T	否
ARM920T	MMU	独立的 16K/16K D + I cache	否	是	v4T	否
ARM922T	MMU	独立的 8K/8K D + I cache	否	是	v4T	否
ARM926EJ-S	MMU	独立——cache 与 TCM 可配置	是	是	v5TEJ	是
ARM940T	MPU	独立的 4K/4K D + I cache	否	是	v4T	否
ARM946E-S	MPU	独立——cache 与 TCM 可配置	否	是	v5TE	是
ARM966E-S	无	独立——cache 与 TCM 可配置	否	是	v5TE	是

ARM1020E	MMU	独立的 32K/32K D + I cache	否	是	v5TE	是
ARM1022E	MMU	独立的 16K/16K D + I cache	否	是	v5TE	是
ARM1026EJ-S	MMU	独立——cache 与 TCM 可配置	是	是	v5TE	是
ARM1036J-S	MMU	独立——cache 与 TCM 可配置	是	是	v6	是
ARM1136JF-S	MMU	独立——cache 与 TCM 可配置	是	是	v6	是
Cortex-A8	MMU+TrustZone	独立可配置	是	是	v7	是
Cortex-M3	MPU 可选	无	否	是	v7	否
Cortex-R4	MPU	可选 TCM 可配置	否	是	v7	是

a: E 扩展提供了增强的乘法指令和饱和运算指令 (DSP)

### 1.1.2.1 ARM7系列

ARM7 内核是冯·诺伊曼体系结构，数据和指令使用同一条总线。内核有一条 3 级流水线，执行 ARMv4 指令集。

ARM7TDMI 是 ARM 公司于 1995 年推出的新系列中的第一个处理器内核。是目前一个非常流行的内核，已被用在许多 32 位嵌入式处理器上。它提供了非常好的性能——功耗比。ARM7TDMI 处理器内核已经许可给许多世界顶级半导体公司，它是第一个包括 Thumb 指令集、快速乘法指令和嵌入式 ICE 调试技术的内核。

ARM7 系列中一个重要的变化是 ARM7TDMI-S。ARM7TDMI-S 与标准 ARM7TDMI 有相同的操作特性，但它是可综合的（见 2.6.1 小节）。

ARM720T 是 ARM7 系列中最具灵活性的成员，因为它包含了一个 MMU。MMU 的存在意味着 ARM720T 能够处理 Linux 和 Microsoft 嵌入式操作系统（如 WinCE）。这一处理器还包括了一个 8KB 的统一 cache（指令/数据混合 cache）。向量表可以通过设置一个协处理器 15（CP15）寄存器来重定位到更高的地址。

另一个成员是 ARM7EJ-S 处理器，它也是可综合的。ARM7EJ-S 与其他 ARM7 处理器有很大不同，因为它有一条 5 级流水线，并且执行 ARMv5TEJ 指令。这个版本是 ARM7 中唯一一个提供 java 加速和增强指令，而没有任何存储器保护的处理器。

### 1.1.2.2 ARM9系列

ARM9 系列于 1997 年问世。由于采用了 5 级指令流水线，ARM9 处理器能够运行在比 ARM7 更高的时钟频率上，提高了处理器的整体性能。存储器系统根据哈佛体系结构重新设计，区分了数据 D 和指令 I 总线。

ARM9 系列的第一个处理器是 ARM920T，它包含独立的 D+I cache 和一个 MMU。这个处理器能够被用在要求有虚拟存储器（虚存）支持的操作系统上。ARM922T 是 ARM920T 的变种，只有一半大小的 D+I cache。

ARM940T 包括一个更小的 D+I cache 和一个 MPU。它是针对不要求运行平台操作系统的应用而设计的。ARM920T 和 ARM940T 都执行 v4T 架构指令。

ARM9 系列的下一个处理器是基于 ARM9E-S 内核的。这个内核是 ARM9 内核带有 E 扩展的一个可综合版本。它有二个变种：ARM946E-S 和 ARM966E-S。两者都执行 v5TE 架构指令。它们也支持可选的 *嵌入式跟踪宏单元* (ETM)，它允许开发者实时跟踪处理器上指令和数据的执行。当调试对时间敏感 (time-critical) 的程序段时，这种方法非常重要。

ARM946E-S 包括 TCM、cache 和一个 MPU。TCM 和 cache 的大小可配置。该处理器是针对要求有确定的实时响应的嵌入式控制应用而设计的。而 ARM966E 有可配置的 TCM，但没有 MPU 和 cache 扩展。

ARM9 产品线的最新内核是 ARM926EJ-S 可综合的处理器内核，发布于 2000 年。它是针对小型便携式 java 设备，诸如 3G 手机和个人数字助理(PDA)应用而设计的。ARM926EJ-S 是第一个包含 Jazelle 技术 (可加速 java 字节码的执行) 的 ARM 处理器内核。它还有一个 MMU、可配置的 TCM，以及具有零或非零等待存储器的 D+I cache。

### 1.1.2.3 ARM10系列

ARM10 发布于 1999 年，主要是针对高性能的设计。它把 ARM9 的流水线扩展到 6 级，也支持可选的向量浮点单元 (VFP)，它对 ARM10 的流水线加入了第 7 段。VFP 明显提高了浮点运算的性能，并与 IEEE754.1985 浮点标准兼容。

ARM1020E 是第一个使用 ARM10E 内核的处理器。像 ARM9E 一样，它包括了增强的 E 指令。它有独立的 32KB D+I cache、可选向量浮点单元 (VFP)，以及 MMU。ARM1020E 还有一个双 64 位总线接口以提高性能。

ARM1026EJ-S 非常类似于 ARM926EJ-S，但同时具有 MPU 和 MMU。这一处理器具有 ARM10 的性能和 ARM926EJ-S 的灵活性。

### 1.1.2.4 ARM11系列

ARM1136J-S 发布于 2003 年，是针对高性能和高能效应用而设计的。ARM1136J-S 是第一个执行 ARMv6 架构指令的处理器。它集成了一条具有独立的 load-store 和算术流水线的 8 级流水线。ARMv6 指令包含了针对媒体处理的单指令流多数据流 (SIMD) 扩展，特殊的设计以提高视频处理性能。

ARM1136JF-S 就是为了进行快速浮点运算，而在 ARM1136J-S 增加了向量浮点单元。

### 1.1.2.5 ARM Cortex系列

ARM Cortex 发布于 2005 年，为各种不同性能需求的应用提供了一整套完整的优化解决方案，该系列的技术划分完全针对不同的市场应用和性能需求。目前 ARM Cortex 定义了三个系列：

**Cortex-A 系列：**针对复杂 OS 和应用程序（如多媒体）的应用处理器。支持 ARM、Thumb 和 Thumb-2 指令集，强调高性能与合理的功耗，存储器管理支持虚拟地址。

**Cortex-R 系列：**针对实时系统的嵌入式处理器。支持 ARM、Thumb 和 Thumb-2 指令集，强调实时性，存储器管理只支持物理地址。

**Cortex-M 系列：**针对价格敏感应用领域的嵌入式处理器，只支持 Thumb-2 指令集，强调操作的确定性，以及性能、功耗和价格的平衡。

这些系列曾在 ARMv7 发展过程中被正式介绍过，A 系列和 R 系列就已经隐式地出现在

&copy;2008 MXCHIP Corporation. All rights reserved.

[www.mxchip.com](http://www.mxchip.com) 021-52655026/025

早期的版本中了，以及虚拟存储系统架构（VMSA）和保护存储系统架构（PMSA）。

到目前为止，Cortex 系列正式发布的版本为 Cortex-A8、Cortex-R4 和 Cortex\_M3，他们全部实现了 Thumb-2 指令集（或子集），可满足不同的性能、价格市场需求。