

基于LVDS技术的高速数字图像传输系统

陈伟¹ 宋燕星²

(1. 广州海格通信集团 广州 510665; 2. 哈尔滨工业大学电气工程及自动化学院 哈尔滨 150001)

摘要: 在数字图像传输系统及其他相关应用领域, 数据处理后都有着巨大的数据量, 如何实现实时传输成为瓶颈问题, 而LVDS在高速数据传输中具有巨大优势, 基于此, 提出了基于LVDS技术的数字图像传输系统, 并给出了LVDS与FPGA的接口电路设计方法。该数字图像传输系统采用FPGA实现并行数据到串行数据的转换, 并对得到的串行数据进行实时压缩后, 通过USB2.0实现与上位机的通讯。其超高速和低功耗的优点, 解决了传统数据传输的瓶颈问题, 可用于多路并行输出的高速数字图像传输系统, 每路的像素率可达40Mpixels/s。

关键词: LVDS; 高速数字图像传输; FPGA

中图分类号: TP274.2 **文献标识码:** A

High-speed digital image transmission system based on LVDS

Chen Wei¹ Song Yanxing²

(1. Guangzhou Haige Communication Group, Guangzhou 510665;

2. School of Electrical Engineering and Automation, Harbin institute of technology, Harbin 150001)

Abstract: In digital image transmission system and other interrelated sphere, there are enormous data after processing. The method of real-time transmission becomes bottleneck, but there are many advantages of LVDS in high-speed data transmission. So high-speed digital image transmission system based on LVDS is given, and it analyzes the design of interface circuit between LVDS and FPGA. This system converts parallel data into serial data by FPGA, and it compresses serial data in time, then the compressed data is sent to PC through USB2.0. It has many advantages, such as high-speed and low power consumption, which solve the problem of bottleneck. It can be used in high-speed data transmission system that has many outputs and at a rate of 40 Mpixels/s.

Keywords: LVDS; high-speed digital image transmission; FPGA

0 引言

近几年来信息技术高速发展, 在数字图像传输系统及其他相关应用领域, 进行数据处理后都有着巨大的数据量, 因此, 这对实时数据传输提出了更高的要求。而一些点对点物理层接口和其他一些数据传输标准, 都在速度、噪声、功耗等方面有着其不足之处^[1], 在高速应用方面不能满足要求。因此采用新的接口技术来解决数据传输瓶颈问题显得日益突出。低压差分信号(LVDS)技术以其固有的低电压、低功耗和有利于高速传输等特点, 正逐渐成为宽带高速系统设计的首选接口标准。目前LVDS技术在通信领域的应用更是日益普及, 尤其在基站、大型交换机以及其他高速数据传输系统中, LVDS正在发挥着不可替代的作用^[2]。

1 LVDS接口技术

1.1 LVDS简介

LVDS接口又称RS-644总线接口, 是20世纪90年代

才出现的一种数据传输和接口技术。LVDS即低电压差分信号, 这种技术的核心是采用极低的电压摆幅高速差动传输数据, 可以实现点对点或一对多点的连接, 具有低功耗、低误码率、低串扰和低辐射等特点^[3], 其传输介质可以是铜质的PCB连线, 也可以是平衡电缆。LVDS在对信号完整性、低抖动及共模特性要求较高的系统中得到了越来越广泛的应用。标准推荐的最高数据传输速率是655 Mbps, 而理论上, 在一个无衰耗的传输线上, LVDS的最高传输速率可达1.923 Gbps^[4]。

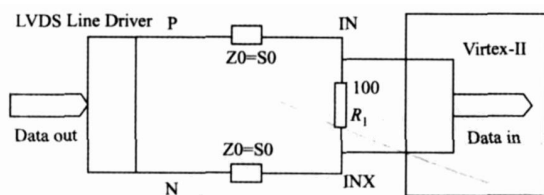
LVDS技术是一种低摆幅的通用I/O标准, 其低摆幅和低电流驱动输出实现了低噪声和低功耗, 解决了物理层点对点传输的瓶颈问题, 满足了数据高速传输的要求。降低供电电压减少了高密度集成电路的功耗, 减少了芯片内部的散热, 从而提高了芯片的集成度。LVDS具有数据率高、功耗低、端接匹配容易、可靠性高、成本低等优点^[5]。另外, 由于LVDS的芯片内输入端一般含有匹配阻抗, 因此LVDS驱动器和LVDS接收器可以用一段连接线直接

相连^[6]。

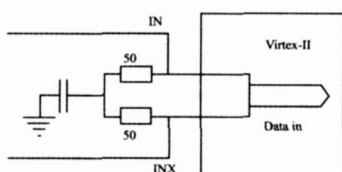
1.2 LVDS与FPGA的接口设计

在芯片与芯片之间交换数据时,传统的应用是采用 TTL、LVCMOS 等单端接口电路标准,这种通信方式不仅易受干扰,而且数据传输速率无法提高。如果要提高带宽(数据传输速率),必须提供足够的数据通道,这样不仅提高了系统成本,而且需要处理复杂和棘手的数据同步问题^[7]。

LVDS 的发送和接收通常为点到点结构,利用可编程逻辑器件的特性,将寄存器的数据经过串化处理后,由 LVDS 接口输出,在接收端再将数据利用解串流程恢复。LVDS 信号与 FPGA 的具体连接方式如图 1(a)所示。其中终端电阻 R_1 实现对差分传输线的最大匹配,阻值一般在 $90 \sim 130 \Omega$ 之间,系统也需要此终端电阻来产生正常工作的差分电压,最好使用精度 $1\% \sim 2\%$ 的表面贴电阻跨接在差分信号线上,如采用电缆传输信号或者环境干扰过大时,可使用两个阻值各为 50Ω 的电阻,并在中间通过一个电容接地,以更好滤去共模噪声,最大程度的保持信号的完整性,具体结构如图 1(b)所示。



(a) LVDS 的点到点结构



(b) 改良结构

图 1 LVDS 信号与 FPGA 的具体连接方式

另外,在 PCB 板上布线时,对于这类差分信号,由于驱动器上的正极引脚必须驱动接收器上的相应正极引脚,而负极引脚则必须驱动接收器的负极引脚,因此在有些情况下在 PCB 布线时需要使用过孔来交换迹线,而对于 LVDS 信号,当信号速度高于 155 Mbps 时,使用过孔时会带来噪声,影响信号的准确性。解决这一问题的方法是在接收器数据通路中加入必要的倒相器,这样便可以为简化布线而任意交换迹线,而所发生的任何交换都可以在 FPGA 内部得到校正,只需将一个简单的倒相器添加到代码中即可。该倒相器的代码为:

```
Verilog: assign rx_input_fix <= ~rx_input;
VHDL: rx_input_fix <= not rx_input;
```

2 高速数字图像传输系统

2.1 系统的总体结构

在一种基于 FPGA 的高速数字图像传输系统中,采用 Cypress 公司出产的具有高分辨率和高帧速的 CMOS 图像传感器进行图像采集,该图像传感器的分辨率为 $1280 \times 1024 @ 450 \text{ fps}$,系统要求实现对图像传感器采集到的数据进行实时采集和处理。在这样的条件下,显然传统的图像采集系统已经不能达到要求。本系统在传统的硬件电路和算法的基础上,设计一种使用 FPGA 控制周围电路及进行图像压缩处理、使用 USB2.0 进行数据传输的新型系统,系统总体结构如图 2 所示。该系统具有可靠性高、数据不易丢失、抗干扰性强、便于数据传输和处理等优点,具有良好的应用前景和很大的实用价值。

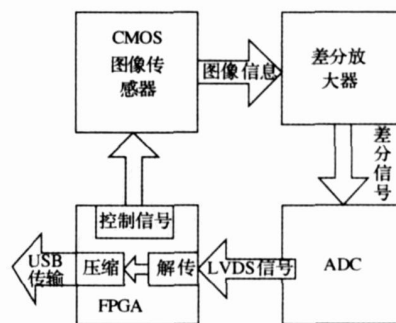


图 2 高速图像传输系统结构框图

2.2 具体方案的实现

根据系统所用传感器的指标,我们比较容易得到整个采集系统的数据量为 $1280 \times 1024 \times 450 \text{ fps} = 590 \text{ Mpixels/s}$ 。若每一个像素为 10 b ,那么数据量就为 $590 \times 10 = 5.9 \text{ Gb/s}$,如果采用并行走线,无疑会对电路的可靠性产生极大影响,而且传输速度和距离也有极大的限制,以目前的主流存储设备想要达到这么大数据的吞吐量是很困难的,因此无论是传输方式和压缩算法上都需要采取新的方式。而高速图像采集的巨大数据量给数据实时传输及存储带来了很大困难,如果要用 USB2.0 完成,由于 USB2.0 规范的最高速度可达到 480 Mbps (高速),所以在图像数据传输过程中就必须得对采集图像数据进行实时的压缩。因此,本系统首先采用 FPGA 实现并行数据到串行数据的转换,并实时地对串行数据进行压缩,然后再通过 USB 实现与上位机的通讯。另外本系统还采用 FPGA 实现了对采集、转换电路的控制。

在本系统中图像传感器采集到的模拟信号首先采用 AD 公司的 AD8334 进行差分放大,该差分放大器具有 4 通道,能够提供优良的图像质量,而且其过载保护能够防止器件受到超声近场信号的干扰。差分信号通过滤波传输网络后使用 AD 公司的 AD9212 进行模数转换,使其变

为 LVDS 信号进行传输,该模数转换器具有 8 路 LVDS 输出,大大减少了芯片的使用数量,提高了系统的集成度。其中,模数转换器的输入电路如图 3 所示。

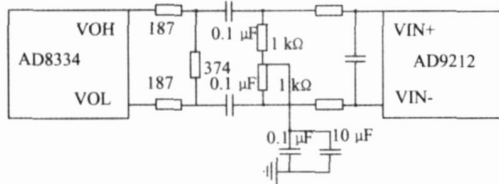


图 3 模数转换器输入电路

由于 Xilinx 公司的 Virtex[®] 系列 FPGA 器件支持 6 种差分接口标准,即:LVDS (3.3V、2.5V)、LVPECL、BLVDS、ULVDS 和 LDT,而且该系列 FPGA 的 IOB 内集成有电流源,不需要再外接,且有 3.3 V 和 2.5 V 两种固定电压工作模式及一种扩展工作模式,为实现 LVDS 接口提供了灵活的解决方案,扩展工作模式提供更大的驱动能力和电压摆幅(350 ~ 750 mV),更适合长距离或电缆式的 LVDS 接口应用^[8]。本系统经模数转换器后输出 16 路并行数据,而在每一路信号中的数据均为串行数据,因此模数转换器产生的 LVDS 信号可以采用本文所述的方法直接与 FPGA 相连,实现数据的实时传输。

3 结 论

基于 LVDS 技术的数字图像传输系统,能够满足高分辨率和高帧速的 CMOS 图像传感器的传输要求,而且由于 LVDS 接口最高可以在 640 Mbps 的速度下工作,因而系统的可扩展性极强。另外,随着微处理器、DSP、数字 ASIC 时钟频率的提高,在一些新兴领域中,信号的数据速率和总线吞吐率也在稳定提高,现代高性能微处理器的速度已经突破了 1 GHz,芯片间的传输速率也达到了几百兆赫兹,但是,常规的 CMOS 和 TTL 具有自身功耗大、有抖动和高电平辐射等缺点,很难在芯片外进行高速率的数据传输,这在很大程度上限制了微处理器高速性能的发挥。然而, LVDS 的高性能、低功耗、低噪声,以及能够以数百兆的速率传输数据的优点,使得 LVDS 成为解决这一瓶颈问题的最佳方法之一,而且在高速图像采集系统中,这一优势显得更加重要,因此, LVDS 技术必将具有广阔的应用前景。

参 考 文 献

- [1] 李宏,李蒙,哈乐,等.基于 FPGA 的高速链路通信系统实现[J].电子测量技术,2006,29(5):118-121.
- [2] LVDS Owner's Manual[S]. National Semiconductor, 2000.
- [3] 谭斌,雷宏.基于 FPGA 的数据记录器数据源的研究与实现[J].电子测量技术,2006,29(6):126-128.
- [4] 倪春波,应建华,刘三清,等.LVDS 高速 I/O 接口电路设计[J].华中科技大学学报:自然科学版.2003,31(10):16-18.
- [5] 王胜,王新宇.LVDS 技术及其在高速系统中的应用[J].遥测遥控,2005,26(4):41-46.
- [6] KEMPAINEN S.Low Voltage Differential Signaling[J].Insight,2000,5(2):15-20.
- [7] 孙航.Xilinx 可编程逻辑器件的高级应用与设计技巧[M].北京:电子工业出版社,2004:274-275.
- [8] 王晓君,宇文英,罗跃东.基于 FPGA 的 PCI 和 LVDS 接口技术及应用[J].半导体技术,2007,32(3):48-251.

作 者 简 介



陈伟,男,哈尔滨工业大学仪器科学与技术学科硕士研究生,主要研究方向为 FPGA 开发,高速图像采集与传输,USB 接口设计。



宋燕星,女,哈尔滨工业大学仪器科学与技术学科博士研究生,主要研究方向为图像处理,光电检测,光学成像,空间目标位置及姿态测量等。