

改进低值分流电阻的焊盘布局, 优化高电流检测精度

作者: Marcus O'Sullivan

简介

电流检测电阻有多种形状和尺寸可供选择, 用于测量诸多汽车、功率控制和工业系统中的电流。使用极低值电阻 (几 mΩ 或以下) 时, 焊料的电阻将在检测元件电阻中占据很大比例, 结果大幅增加测量误差。高精度应用通常使用 4 引脚电阻和开尔文检测技术以减少这种误差, 但是这些专用电阻却可能十分昂贵。另外, 在测量大电流时, 电阻焊盘的尺寸和设计在确定检测精度方面起着关键作用。本文将描述一种替代方案, 该方案采用一种标准的低成本双焊盘检测电阻 (4 焊盘布局) 以实现高精度开尔文检测。图 1 所示为用于确定五种不同布局所致误差的测试板。

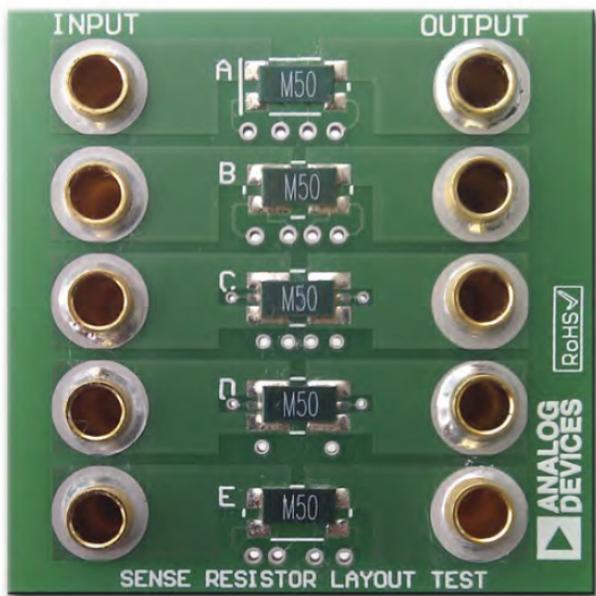


图 1. 检测电阻布局测试 PCB 板。

电流检测电阻

采用 2512 封装的常用电流检测电阻的电阻值最低可达 0.5 mΩ, 其最大功耗可能达 3 W。为了展现最差条件下的误差, 这些试验采用一个 0.5 mΩ、3 W 电阻, 其容差为 1% (型号: ULRG3-2512-0M50-FLFSLT; 制造商: Welwyn/TTElectronics)。其尺寸和标准 4 线封装如图 2 所示。

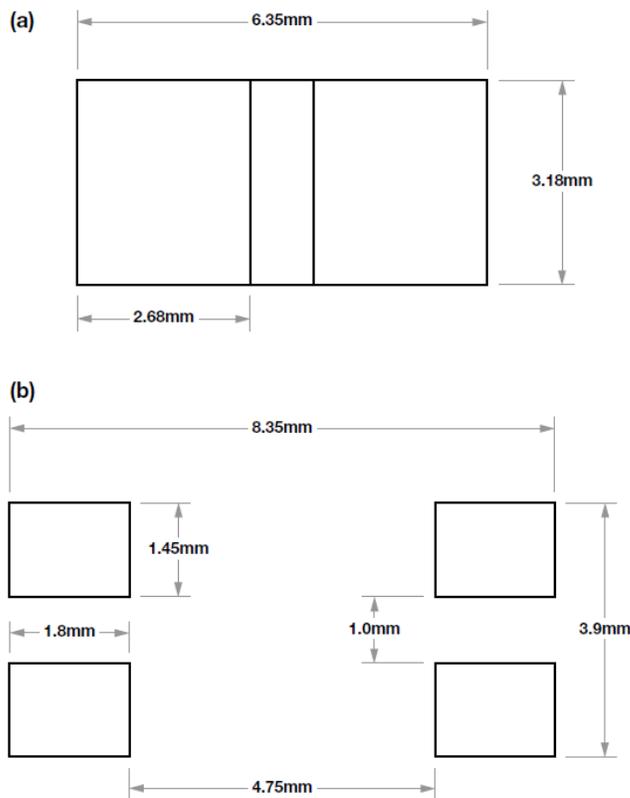


图 2. (a) ULRG3-2512-0M50-FLFSLT 电阻的外形尺寸; (b) 标准 4 焊盘封装。

传统封装

对于开尔文检测, 必须将标准双线封装焊盘进行拆分, 以便为系统电流和检测电流提供独立的路径。图 3 显示了此类布局的一个例子。系统电流用红色箭头表示的路径。如果使用一种简单的双焊盘布局, 则总电阻为:

$$R_{TOTAL} = R_{SENSE} + (2 \times R_{SOLDER})$$

为了避免增加电阻, 需要把电压检测走线正确的布局到检测电阻焊盘处。系统电流将在上部焊点导致显著的压降, 但检测电流则会在下部焊点导致可以忽略不计的压降。可见, 这种焊盘分离方案可以消除测量中的焊点电阻, 从而提高系统的总体精度。

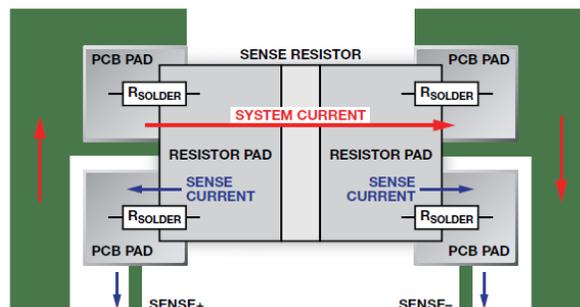


图 3. 开尔文检测。

优化开尔文封装

图 3 所示布局是对标准双焊盘方案的一种显著的改进，但是，在使用极低值电阻 ($0.5\text{ m}\Omega$ 或以下) 时，焊盘上检测点的物理位置以及流经电阻的电流对称性的影响将变得更加显著。例如，ULRG3-2512-0M50-FLFSL 是一款固态金属合金电阻，因此，电阻沿着焊盘每延伸一毫米，结果都会影响有效电阻。使用校准电流，通过比较五种定制封装下的压降，可以确定最佳检测布局。

测试 PCB 板

图 4 展示在测试 PCB 板上构建的五种布局模式，分别标记为 A 到 E。我们尽可能把走线布局到沿着检测焊盘延伸的不同位置的测试点，表示为图中的彩点。各个电阻封装为：

- 基于 2512 建议封装的标准 4 线电阻（见图 2(b)）。检测点对（X 和 Y）位于焊盘外缘和内缘（x 轴）。
- 类似于 A，但焊盘向内延伸较长，以便更好地覆盖焊盘区（见图 2(a)）。检测点位于焊盘中心和末端。
- 利用焊盘两侧以提供更对称的系统电流通路。同时把检测点移动到更中心的位置。检测点位于焊盘中心和末端。
- 与 C 类似，只是系统电流焊盘在最靠里的点接合。只使用了外部检测点。
- A 和 B 的混合物。系统电流流过较宽的焊盘，检测电流流过较小的焊盘。检测点位于焊盘的外缘和内缘。

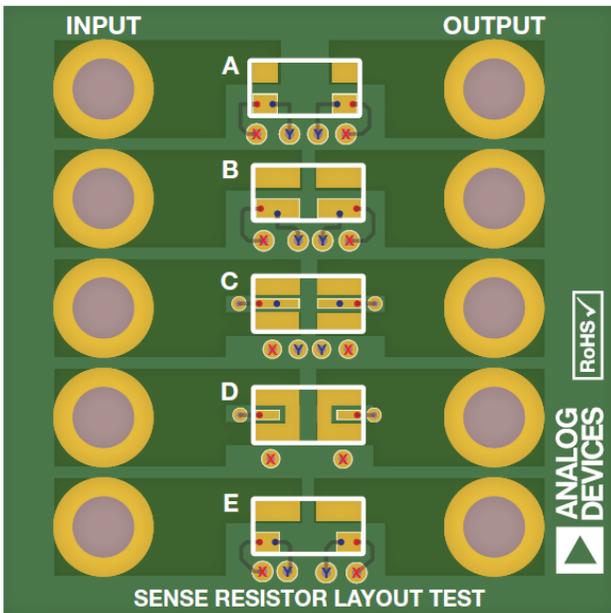


图 4. 测试 PCB 板的布局。

在模板上涂抹焊料，并在回流炉中使用回流焊接。使用的是 ULRG3-2512-0M50-FLFSLT 电阻。

测试步骤

测试设计如图 5 所示。使 20 A 的校准电流通过各个电阻，同时使电阻保持在 25°C 。在加载电流后 1 秒内，测量产生的差

分电压，以防止电阻温度升高 1°C 以上。同时监控各个电阻的温度，以确保测试结果均在 25°C 下测得。电流为 20 A 时，通过 $0.5\text{ m}\Omega$ 电阻的理想压降为 10 mV 。

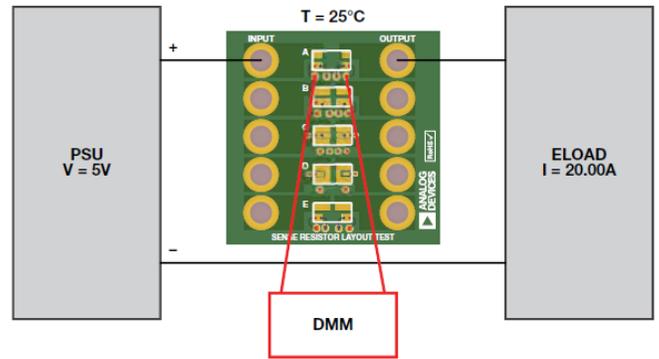


图 5. 测试设置。

测试结果

表 1 列出了采用图 4 所示检测焊盘位置测得的数据。

表 1. 测得电压和误差

封装	检测焊盘	测得值 (mV)	误差(%)
A	Y	9.55	4.5
	X	9.68	3.2
B	Y	9.50	5
	X	9.55	4.5
C	Y	9.80	2
	X	9.90	1
D	X	10.06	0.6
	Y	9.59	4.1
E	Y	9.59	4.1
	X	9.60	4
	上焊盘*	12.28	22.8

*无开尔文检测。对通过高电流主焊盘的电压进行测量，以展示与焊料电阻相关的误差。

观察结果

- 由于结果的可比较性以及各电阻偏差都在容限范围之内，所以得出封装 C 和 D 的误差最少。封装 C 为首选封装，因为它不大可能导致与元件放置容限相关的问题。
- 在每一种情况下，电阻外端的检测点提供的结果最准确。这表明，这些电阻是制造商根据电阻的总长度设计的。
- 请注意，在未使用开尔文检测时，焊料电阻相关误差是 22%。这相当于约 $0.144\text{ m}\Omega$ 的焊料电阻。
- 封装 E 展示了不对称焊盘布局的效应。回流期间，元件通过大量焊料才能焊盘。应避免这种封装。

结论

根据前面所示结果，最佳封装是 C，其预期测量误差小于 1%。该封装的建议尺寸如图 6 所示。

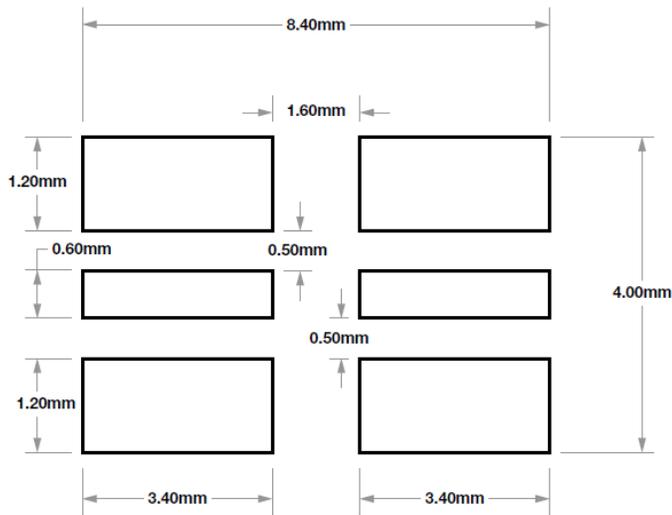


图 6. 最佳封装尺寸。

检测走线的布局也会影响测量精度。为了实现最高精度，应在电阻边缘测量检测电压。图 7 所示建议布局采用通孔，把焊盘外边缘布局到另一层，从而避免切割主电源层。

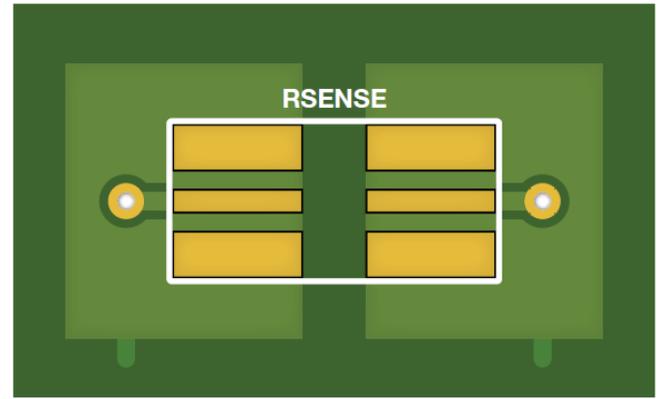


图 7. 建议 PCB 走线路由。

本文中的数据可能并不适用于所有电阻，而且结果可能因情况而异，具体取决于电阻的材质和尺寸。应该咨询电阻制造商。用户有责任确保封装的布局尺寸和结构均符合各项 SMT 制造要求。对于因使用本封装而可能导致的任何问题，ADI 概不负责。

作者简介

Marcus O'Sullivan [marcus.osullivan@analog.com] 于 1999 年加盟 ADI，目前是电源管理组的应用工程师。他毕业于利默里克大学，获电子工程学士学位。

