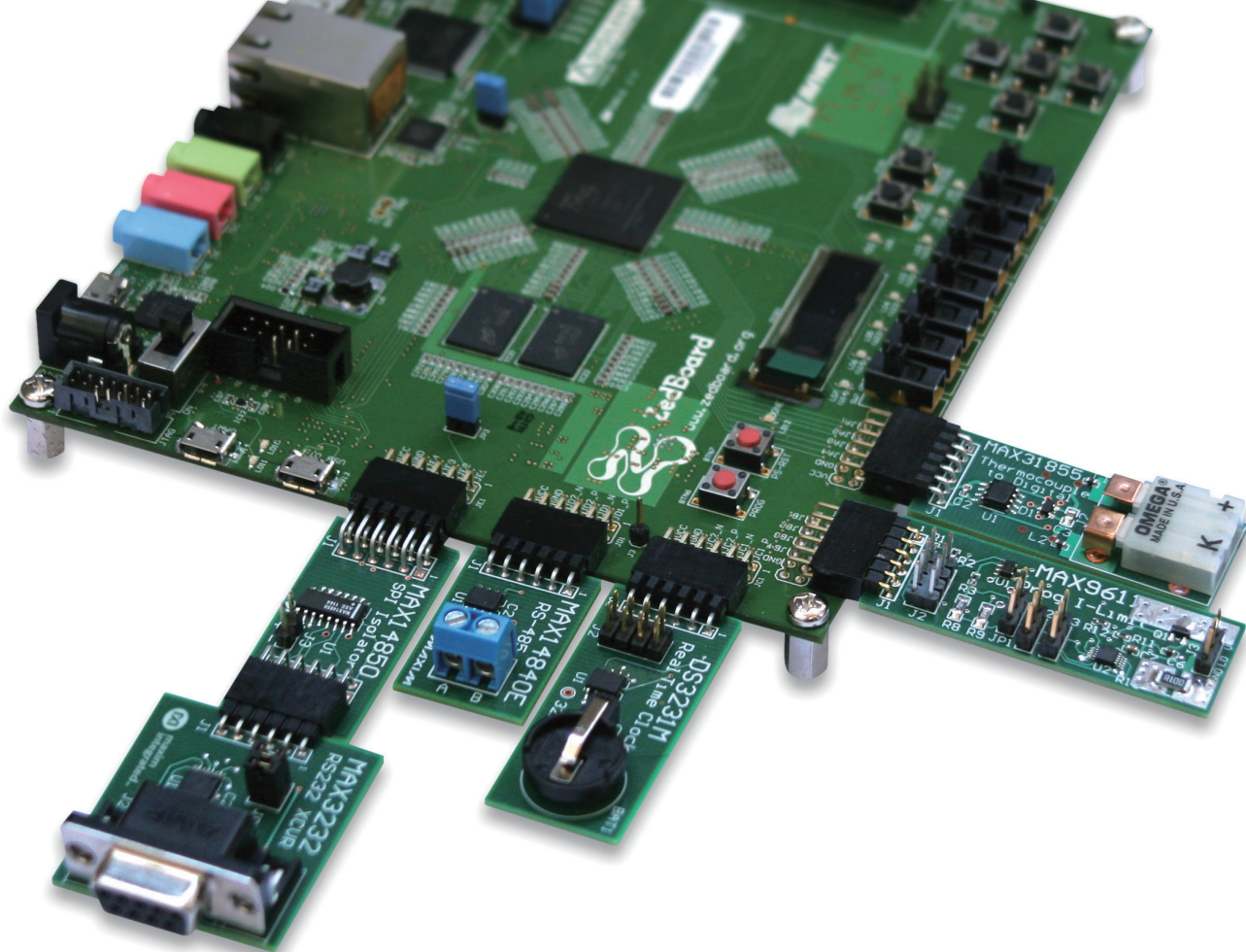


第1版



# Xilinx FPGA 模拟方案

产品指南



[china.maximintegrated.com](http://china.maximintegrated.com)



# 目录

- 3 Xilinx, Inc.投资组合及解决方案营销副总裁致辞
- 4 引言
- 6 Xilinx FPGA和CPLD供电电源
  - 特色产品
  - 选型指南和表格
- 19 FPGA信号转换解决方案
  - 特色产品
  - 选型指南和表格
- 28 FPGA保护方案设计
  - 选型指南和表格
- 32 高速DAC和ADC与FPGA的接口方案
  - 选型指南和表格





# Xilinx FPGA模拟方案

## Xilinx, Inc.投资组合及解决方案营销副总裁致辞

尊敬的用户：

从消费类电子到工业、电信基础架构设备，现场可编程门阵列(FPGA)与连接外面世界的模拟及混合信号IC如影随形，通过可编程功能集成为系统提供增值设计。当系统中需要多个关键元件实现数据采集和处理功能时，您可以考虑是否选择FPGA更实惠。那么，如何确定哪些器件最适合您的应用，而且它们之间的协同工作能力更强呢？Xilinx和Maxim提供了一个最佳模式，帮助您成功完成产品开发。

在过去的二十五年里，Xilinx和Maxim专注于集成方案的创新，以满足用户最迫切的系统需求，并在业内赢得了技术领先地位。两家公司的年销售额均超过了20亿美元，并服务于类似的市场，拥有像您这样的共同客户。

Xilinx器件在可编程结构中集成了存储器、时钟、DSP、SerDes，甚至嵌入式PowerPC和ARM处理器，几乎支持任何终端应用。Maxim开发的电源管理、数据转换器、传感器、I/O接口、射频及其它混合信号电路进一步完善了系统设计。

Xilinx和Maxim能够从哪些方面为您提供帮助？首先，我们需要考虑产品的易用性。Xilinx提供可编程解决方案，利用其目标设计平台(TDP)解决您所面临的艰巨任务。TDP是一套齐全且不断发展完善的开发套件，包括开发板、开发工具、IP核、参考设计和FPGA中间卡(FMC)，设计人员能够利用这些资源立即启动项目开发。Maxim的模拟和数字电源稳压器及模块方案则使FPGA设计成为可能。借助Maxim信号链路的模块化设计以及IP保护器件，能够进一步完善Xilinx的FPGA系统功能。此外，终端设计中还会需要特殊的视频、音频或数据处理单元，Xilinx和Maxim的解决方案同样覆盖了这些应用。

随着FPGA应用的日益普及，迫切需要灵活、可靠的接口连接FPGA与周围的模拟世界。Maxim的音频/视频放大器与编解码器、信号调理滤波器、信号完整性与保护电路，以及GHz DAC等产品均可提供先进的性能支持。

我们的服务并不仅限于产品开发，您还可以获得全球范围的支持，我们的技术人员将随时随地帮助您进行系统开发。我们强大的现场应用工程师团队专注于解决技术问题和系统设计。Avnet是Xilinx和Maxim共同的重要分销商之一，无需用户穿梭于多个销售渠道。

总而言之，我们提供创新方案为您的产品增值，使您能够专注于具体的项目开发。

Xilinx和Maxim将继续以专业的技术团队打造创新设计，共同开创未来。在这本手册中，我们将介绍有关使用Xilinx FPGA和Maxim IC进行产品开发的详细内容，帮助您快速实现设计目标。

谢谢！

**Hugh Durdan**

投资组合及解决方案营销副总裁  
Xilinx, Inc.

# 引言

## 在模拟世界进行可编程逻辑设计

二十五年前，可编程逻辑器件(PLD)彻底改变了数字设计，使设计者能够在一颗空白芯片上设计出任何功能并可进行现场编程。PLD可以是低逻辑密度器件，采用被称为复杂可编程逻辑器件(CPLD)的非易失元件构建；也可以是高密度器件，基于现场可编程门阵列(FPGA)的SRAM查找表(LUT)搭建。在

可配置逻辑阵列中，除了实现布尔逻辑功能和寄存器外，也可以使用内置功能，例如存储器、时钟管理、I/O驱动、高速收发器、以太网MAC、DSP数字信号处理单元，以及FPGA的嵌入式处理器。

利用可编程逻辑器件，数据经过输入级，进行处理和操作后输出，这样的处理流程仅限于数字域。而现实世界中的绝大多数信号表现为模拟信号(温度、压

力、声音、视频、电压、电流、频率等)，这些模拟信号通过导线或无线媒介传播，需要将其转换成0、1数字信号后，FPGA才能进行处理(图1)。Maxim产品正是连通模拟世界与数字世界的桥梁，Maxim产品几乎在任何模拟应用领域都进入前三名的位置，一向以创新与高品质著称。Maxim非常重视产品的易用性开发，可有效简化系统设计，使用户能够排除其它困扰，专注于具体的终端产品研究。

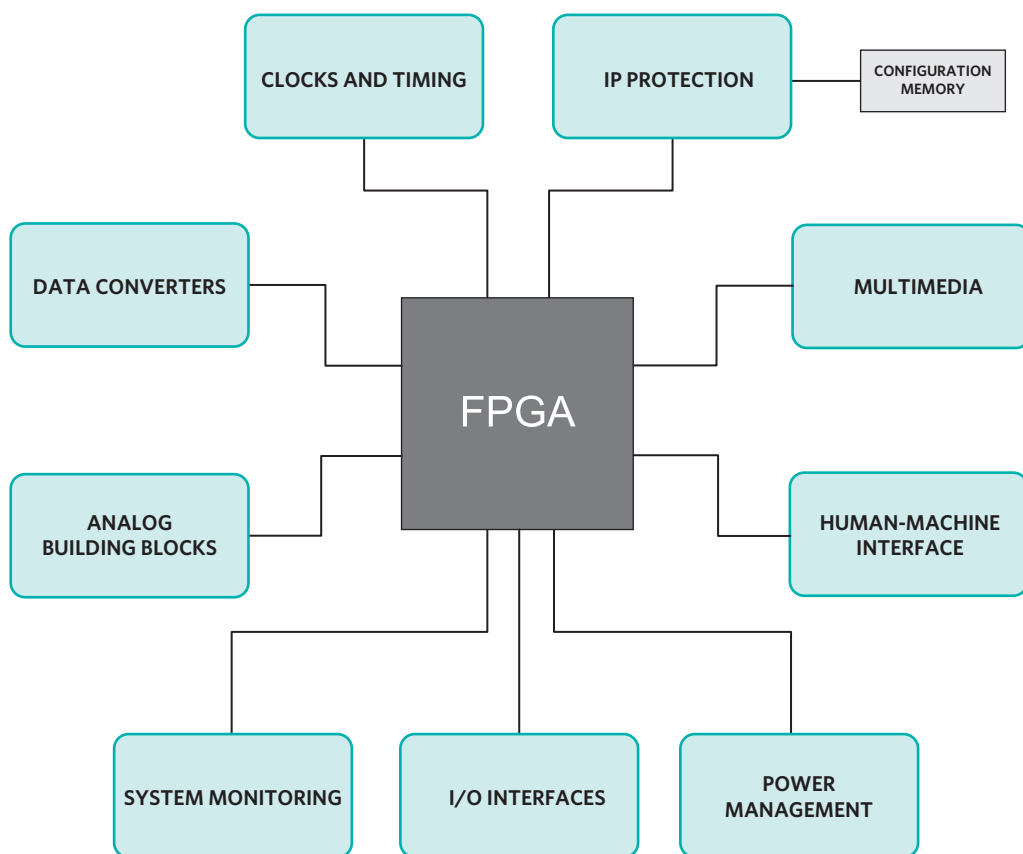


图1. FPGA与模拟功能配合工作的典型系统

## 电源管理

FPGA和CPLD在实际应用中会用到3–15路,甚至更多通道的供电电源。通常,最新工艺的转折点决定了逻辑电路内核的供电电压。功能配置、辅助电路、各种I/O、SerDes收发器、时钟管理器等其它电路对供电电压、供电顺序/跟踪以及电压纹波的限制都有不同要求。我们将从Xilinx [FPGA和CPLD供电电源](#)部分入手,了解应对这种复杂系统设计挑战的最佳途径。

## 数据转换器

通信应用中的FPGA通常需要高速数据转换器,而工业、医疗应用中的FPGA往往需要高精度和高分辨率。Maxim的数据转换器产品线提供各种器件,支持不同的应用需求,包括:多GSPS、高性能及16位至24位精度的ADC和DAC。关于高速数据转换器的详细信息,请参见[FPGA信号转换解决方案](#)部分。

## IP保护

现场可编程功能在提供设计灵活性的同时,也使底层IP面临逆向工程、剽窃的风险。Maxim开发的1-Wire®安全EEPROM,利用FPGA或CPLD的单个引脚保证设计的安全性。安全存储器采

用质询/响应安全认证来判断设备的合法性(是否伪造产品),从而防止设计投资被窃取或克隆。请参考[FPGA保护方案设计](#)部分,了解Maxim专利方案的优势。提供了FPGA逻辑的参考设计。

## 多媒体

FPGA在音频和数据处理领域的应用日益普及,大多数情况下,这些系统需要音频/视频数据转换器、放大器、滤波器、均衡器、信号调理器、显示屏模块、视频解码器和音频编解码器。Maxim提供各种多媒体子系统IC简化FPGA设计,使其能够专注于高级音/视频处理的研究。

## 人机接口

大多数系统需要与操作人员以及真实世界进行交互。Maxim提供全面的产品线,用于检测触控操作、温度、接近状况、光强、运动状态等,并将这些模拟信号转换至数字域,以便FPGA处理。除了适合严酷工业环境的器件外,还包括用于大批量生产的消费类器件。

## I/O接口

尽管FPGA包括各种I/O驱动器,例如:LVTTL、LVCMOS、LVDS、HSTL/SSTL及兆比特串行收发器,但受其工

艺的限制,不能完全满足许多标准接口所需的电压或电流要求。RS-232、RS-485、CAN、IO-Link®、以太网、光传输和IrDA®就是常见的例子,Maxim则为这些接口问题提供完备的解决方案,许多方案还集成了ESD保护和故障保护等附加功能。另外,对于高密度接口(例如:24端口以上的SATA和SAS收发器),也可以将其转移到FPGA外部,以优化总体成本。

我们提供以太网供电IC,通过以太网为安全监控摄像头、IP电话、WiFi接入点等设备供电。利用我们的电力线通信(PLC) IC还可以实现电力载波通信。

## 模块化设计

Maxim提供模块化设计,包括:电平转换器、MEMS实时时钟、振荡器、放大器、比较器、多路复用器、信号调理器、滤波器、电位计、ESD/故障保护及其它IC,确保设计可靠、耐用。

## 系统监测

FPGA用于通信机架/计算设备或敏感的工业/医疗、军用产品。对于这些应用,Maxim提供全方位的方案支持,例如:机架管理、热管理、风扇控制、热插拔控制器(包括故障检测/记录)、安全/认证等。

# Xilinx FPGA和CPLD供电电源

## 概述

基于SRAM技术的Xilinx FPGA具有较高的逻辑密度，消耗较高功率；基于闪存技术的Xilinx CPLD具有相对较低的逻辑密度，功耗也比较低。为了提高逻辑密度、集成更多的功能，PLD厂商的每一代器件都会采用当前最新的工艺技术，例如，RAM模块、时钟管理器、DSP、系统接口，以及ARM®/PowerPC®处理器等等。

不同的功能需求以及集成工艺，使得PLD的供电电压有所不同。如果不能找到简单、高性价比的可编程逻辑器件供电方案，就无法充分发挥PLD的高集成度和易用性的优势。大多数数字设计人员要么对PLD的电源需求估计不足，要么会变得不知所措。按照以下讨论的内容，Maxim可以帮助用户顺利完成FPGA电源设计，满足产品的上市目标。

## PLD供电要求

由于PLD在电路板上担当的角色是一个片上系统(SoC)，为这些器件供电就相当于为整个系统供电。典型的高端Virtex®系列FPGA可能需要10–15路独立的供电电压。另一方面，较低密度的Spartan®、Kintex™、Artix™和CoolRunner®系列器件则会需要2–10路独立的供电电压，取决于具体应用。用户需要根据每路电压的功率要求、供电顺序以及系统电源管理的需求，确定正确的稳压电源组合。随着FPGA工艺向小型化的发展，对电源的容限要求也更加严格。Maxim提供在整个输入电源、负载及PVT的变化范围内能够保持1%稳压精度的解决方案。

## 理解FPGA的供电要求

现代PLD的核电源为内部多数电路供电，所消耗的功率也最高。每一次新工艺的出现，都会产生新的核电源要求。支持PLD辅助电路的供电电源用于配置逻辑电路、时钟管理及其它辅助功能电路。此外，FPGA往往把一个接口标准桥接到另一接口标准，每个I/O驱动器也会具有不同的电源电压要求，范围从1.2V至3.3V。例如LVTTTL/LVCMOS、LVDS、总线LVDS、迷你LVDS、HSTL、SSTL和TMDS等。

另外，需要特别注意高速SerDes收发器的供电电源，每个收发器可能消耗1至几个安培的电流，收发器速率为155Mbps至28Gbps，甚至更高。例如，100G以太网系统中使用多个这样的收发器，电流损耗为10A，甚至更高。

高。高速数据传输会在电源总线产生较大的噪声，对电源的性能影响较大。

**图2**给出了通信应用(Virtex系列FPGA)、工业应用(Kintex系列FPGA)以及消费类产品(Artix系列FPGA)的典型FPGA供电电路。

为了深入理解供电需求，我们以Xilinx最新推出的FPGA为例进行讨论，**表1**汇总了Xilinx 7系列FPGA的关键供电电压，包括Virtex-7、Kintex-7和Artix-7，以及Zynq®-7000处理平台器件。从表中数据可以看出，新一代FPGA的电源要求与上一代FPGA非常相似。Xilinx推荐了典型的上电和断电顺序，上电顺序为：V<sub>CCINT</sub>、V<sub>CCBRAM</sub>、V<sub>CCAUX</sub>、V<sub>CCAUX\_IO</sub>和V<sub>CCO</sub>；断电顺序与上电顺序恰好相反。

表1. Xilinx 7系列FPGA和Zynq-7000可扩展处理平台的电源要求

供电电源	标称电压(V)	说明
V <sub>CCINT</sub>	0.9/1.0	内部核心逻辑电路供电电源
V <sub>CCAUX</sub>	1.8	辅助逻辑电路供电电源
V <sub>CCAUX_IO</sub>	1.8/2	辅助逻辑I/O供电电源
V <sub>CCO</sub>	1.2至3.3	I/O输出驱动电路供电电源
V <sub>CCBRAM</sub>	1	RAM供电电源
V <sub>CCADC</sub>	1.8	A/D转换器供电电源
V <sub>BATT</sub>	1.5	密钥电池备份电源
MGT <sub>AVCC</sub>	1.0	GTP/GTX/GTH收发器供电电源
MGT <sub>AVTT</sub>	1.2	GTP/GTX/GTH收发器终端匹配电路供电电源
MGT <sub>AVTTRCAL</sub>	1.2	GTX/GTH收发器电阻校准电路模拟电源
MGT <sub>AVCCAUX</sub>	1.8	GTX/GTH收发器四路PLL (QPLL)辅助模拟电源

**注：**该器件的最低速率版本-1L和-2L的核电压为0.9V。  
未列出I/O和MGT基准电压要求。

## 电源架构

支持PLD供电的电源架构取决于具体的目标应用：通信和计算、工业或汽车，手持式消费类电子产品等。通信和计算应用中，大多采用高性能/大功率FPGA构建线卡，线卡由机架中的48V或72V背板供电。这些应用通常采用中等电源总线架构(IBA)，为每块线卡供电(图2A)。第一级为降压转换器，将48V或72V转换成隔离的中等电压，例如12V或5V。出于安全原因，插卡之间彼此隔离，以避免电流环路、卡与卡之间的干扰。IBA的第二级电源把中等电压进一步转换成多路较低的直流电压，采用靠近FPGA安装的非隔离稳压器，通常称为负载点(POL)稳压器。多路输出的POL称为PMIC。

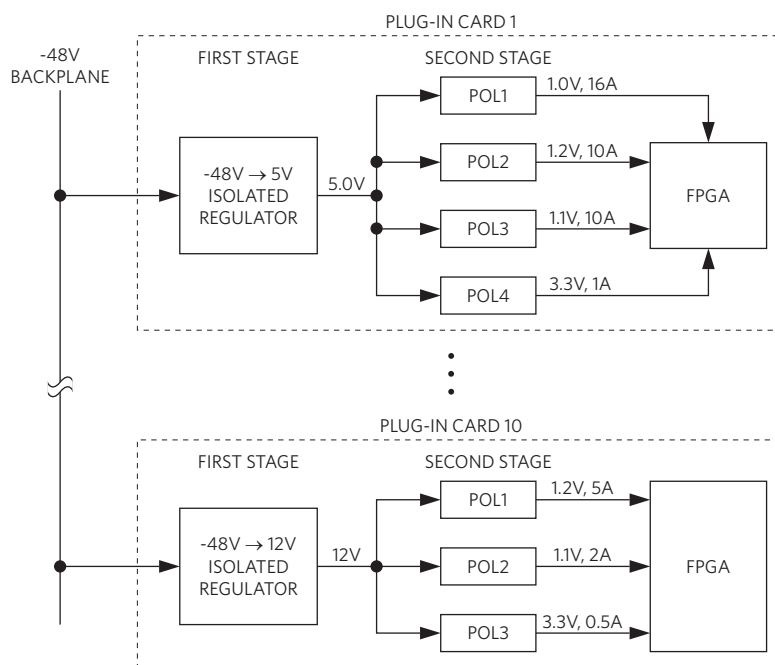
工业和汽车应用中的FPGA通常采用隔离型AC-DC或DC-DC电源和后续的非隔离型24V稳压电源供电(图2B)。FPGA旁边的POL产生FPGA所需的特定电压。

消费类电子和手持设备采用3.6V至12V电池供电，此类应用中，FPGA所需的特定电压可由POL直接从电池产生(图2C)。

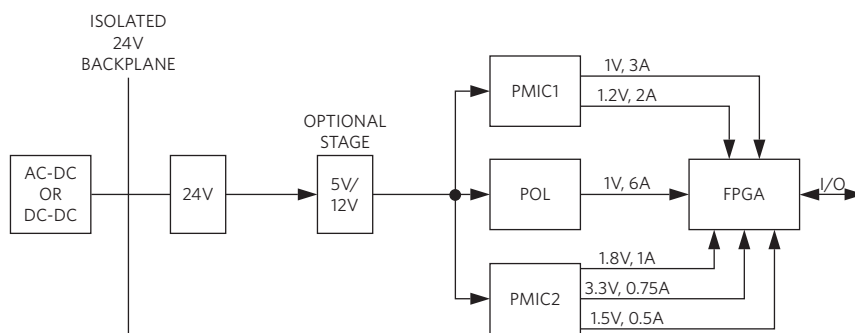
Maxim为这三种架构提供每一级的电源解决方案：

- 前端隔离型AC-DC和DC-DC电源稳压器，功率通常从5W至数百瓦，要求高效率。
- 4.5V至60V (24V标称值)非隔离型DC-DC buck稳压器，通常在工业和楼宇自动化应用为FPGA供电。
- 原边控制器，支持高达300A。
- 次级单电源和多路POL稳压器，为FPGA和CPLD供电。

A) VIRTEX系列FPGA供电架构(通信应用)



B) KINTEX系列FPGA供电架构(工业应用)



C) ARTIX/Spartan系列FPGA或CoolRunner-II CPLD供电架构(消费类电子)

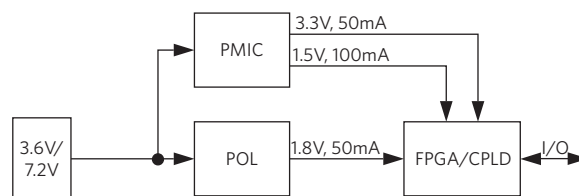


图2. 通信、工业和消费类电子应用中的典型FPGA电源架构



## 系统考虑

系统设计直接影响了电源架构的选择。较简单的电源系统可以采用单路电压或多路电压输出的稳压器，输入为5V/12V，提供完备的FPGA供电，器件内置排序功能，需要极少的外部元件。此类应用主要考虑易用性，可以从不同方面简化电源设计，例如：内置MOSFET、内部补偿、数字编程，甚至有些器件把电感也集成到了内部。

基础设施中采用的FPGA、DSP、ASIC和电路板外设则需要多个POL稳压器实现，这些稳压器在主控制器的统一管理下工作。系统中往往采用微控制器通过PMBus™协议或I<sup>2</sup>C/SPI总线进行控制，可根据需要控制电路板的FPGA及其它器件供电，以及动态管理、监测电源。此外，建议根据要求在触发不同的事件中断时打开/关断部分IC电路。Maxim提供高级系统电源管理IC (MAX34440和MAX34441等)，用于控制多个POL稳压器和风扇，实现动态电源调节(休眠、待机等)和电源监测、故障记录。

电池供电系统须充分利用Xilinx FPGA的节电模式，除了支持必要的运算外，大多数时间使FPGA电路处于休眠模式。为FPGA供电的稳压器同样需要采用节电技术(例如，跳脉冲)降低功耗、提高效率。许多Maxim稳压器都带有跳脉冲工作模式，确保轻载时的低功耗、高效率性能。

## 电源稳压器入门

DC-DC稳压器主要包括两大类：低压差(LDO)稳压器和开关电源(SMPS)稳压器。LDO将V<sub>IN</sub>转换成V<sub>OUT</sub>并提供负载所需电流，多余的功率则以发热的形式耗散掉，因此，LDO在功率大于100mW的多数应用中效率较低；但LDO设计非常简单。

SMPS稳压器采用脉宽调制(PWM)控制器，配合MOSFET (内部或外部)功率开关工作，电感用作储能器件。通过控制占空比，SMPS调节器管理电感的储能，进而根据电源电压和负载波动调整输出电压，获得稳压输出。与LDO不同的是，这种电源架构效率可达90%至95%。

## 电源选择的四个“P”

选择电源需要考虑四个因素：产品(product)、工艺(process)、封装(packaging)和价格(price)。

工艺是电源选择的关键，用来开发稳压电源的工艺决定了所用MOSFET的性能、效率和芯片的裸片面积。具有低R<sub>DS(on)</sub> (漏源导通电阻)的MOSFET消耗较低的功率，有助于获得较高的工作效率；另外，这种MOSFET也占用较小的芯片面积，所节省的尺寸可用来集成其它数字逻辑功能，例如：排序、PMBus控制电路等。为满足FPGA的供电要求，必须谨慎考虑生产工艺与成本，使二者达到最佳折中。一般来说，前三大供应商具备先进的生产工艺，能够胜任相关产品的开发，有些厂商则是偷工减料，销售一些廉价的稳压器。

由于FPGA消耗非常大的总体电源功率，有效管理稳压器的发热至关重要。先进的电源稳压器应该能够随着温度的变化进行适当的调整，采用业内领先的封装(例如，带有裸焊盘的QFN)改善散热。

稳压器的价格永远都是选择电源的关键因素，稍不留神，电路板上稳压器的数量就可能成倍增加。因此，必须根据产品所具备的优势仔细权衡附加功能的成本。有些电源稳压器的负载能力是针对Xilinx开发板设计的，但这类产品的价格非常高，会降低产品的竞争力。例如，Kintex-7开发板需要十几路

20A、10A的电源模块供电，总体供电电流可能超过100A。

## 高级管理功能

电源稳压器除了确保输入/输出电压、电流外，还要求集成多项高级管理功能。有些功能直接决定了具体应用开发的成败。因此，深入了解当前稳压器具备的功能特性非常重要。

### 排序/跟踪

FPGA通常需要3路，甚至更多的供电电压，并且要求一定的上电/断电顺序。顺序上电有助于限制上电期间的浪涌电流。如果忽视器件的供电顺序要求，可能导致器件损坏或闭锁，造成FPGA器件故障。有三种类型的排序：同步跟踪、顺序跟踪和比例跟踪。图3所示为顺序跟踪的例子。

多数Maxim的多路输出稳压器都集成了排序和跟踪功能，我们也提供单独的排序、跟踪IC。

### 单调启动电压

大多数Xilinx的FPGA和CPLD要求供电电压在开启时单调爬升，即电源电压应该连续上升至所设置的稳压值，中间不应发生跌落。如果POL不能提供足够的输出功率，则会造成跌落(图4)。

### 软启动

大多数Xilinx FPGA规定最小和最大开启速度。稳压器在启动时通过逐渐增大限流门限实现软启动，这种方式放缓了电源电压的上升速率，同时也减小了输入到FPGA的峰值浪涌电流。POL通常提供可编程软启动时间。



## 电源瞬态响应

FPGA能够以不同的工作频率实现众多功能，由于FPGA在不同频率的工作时钟之间切换，要求供电电流的步进值变化很大。瞬态响应指的是电源响应急剧变化的负载电流的能力，稳压器在负载电流发生急剧变化时，应该在其稳压点上不会出现明显的过冲或下冲，输出电压也不应该出现连续振铃或波动。

## 外部时钟同步

FPGA在实际应用中可能要求多路电源同步在同一时钟，保持系统控制器与电源之间通信顺畅。许多POL具有外部SYNC引脚，可以把一个或多个调节器同步在一个共用的系统时钟。

## 多路调节和多相工作

FPGA需要多路调节器提供所需要的稳压电源。为便于布局，往往使用2路/3路/4路调节器。有些情况下，还会配置多路调节器工作在不同相位(多相配置)，然后将它们并联为负载供电，以提高电流驱动能力。多路调节器同步工作在同一开关频率，相移为 $360/n$ 度， $n$ 表示相数。多相工作能够降低输入电流的纹波和输出电压的纹波，具有更好的热管理效果，非常适合用于 $V_{CC}$ 和收发器电源。

## 远端检测

从电源输出端到FPGA电源引脚之间，PCB

引线可能产生明显的压降，尤其是在负载电流较高、稳压器无法靠近FPGA电源引脚放置的情况下。远端检测电路可以通过专用的布线精确测量FPGA电源引脚的电压，以补偿PCB引线产生的压降(图5)，从而解决上述问题。在对误差要求非常严格( $\leq 3\%$ )的供电环境，同样推荐使用远端检测技术。

## 编程能力

电源稳压器可能包括一项或多项可编程功能，例如：可编程输出电压、开关频率和摆率。提供可调节功能的传统方法是利用稳压器上连接到特定电阻值的I/O引脚。根据电阻的不同，选择相应的编程功能。随着编程选项的增多，这种方案实施起来非常复杂，且难以使用。目前，越来越多的电源稳压器集成了I<sup>2</sup>C或SPI接口，利用一个小容量的寄存器组即可以数字方式进行编程设置。这些编程选项便于用户根据现场需求，由系统微控制器进行编程设置。

## 电源选择

许多电源厂商由于提供过多的选型工具和界面，使得用户即便选择一款合适的FPGA电源都非常困难。Maxim则不相同！我们的目标是为用户提供正确的信息，只需几个简单步骤即可完成电源评估或选择。

## 估算FPGA的供电需求

首先确定输入电压范围；其次确定具体应用中FPGA所需要的电源电压和负载电流；最后，利用我们的产品选型指南即可确定相应的器件型号(图6)。

确定输入电压后，Xilinx的功率估算表([www.xilinx.com/power](http://www.xilinx.com/power))列出了所有电源电压及每路电源大致的负载电流。Xilinx还提供集成在ISE®开发环境的XPower工具，根据具体占用的资源、工作时钟频率及触发工作的频率，估算出更准确的功率需求。图7所示为Virtex-7 FPGA的Xilinx功率估算表。

Maxim建议用户把电压、电流值填写到一个表格，首先确定电源的架构。每增加一级电压转换，就会牺牲更多的系统电源效率，这是因为每级电源的效率都低于100%。从主系统输入电压直接转换到FPGA的供电电压当然非常理想，但是，如果某一级的效率损失太高(例如，当 $V_{IN}/V_{OUT}$ 电压变化较大或处理的电流超过50A时)，采用多级转换可能效果更好。确定其它外围器件(例如，存储器、处理器、数据转换器、I/O驱动器)的供电要求，判断是否可以采用同一FPGA电源为它们供电；另外，是否要求特殊的供电顺序、电压爬升速率、软启动；最后，还要评估其成本、效率和目标尺寸。表2给出了一个检查清单，帮助您进行设计。

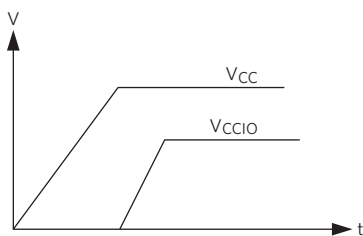


图3. 顺序跟踪

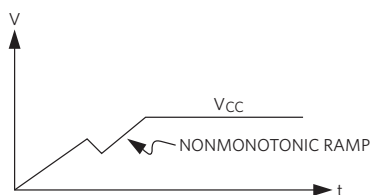


图4. 非单调启动电压

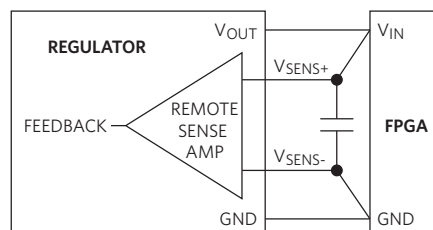


图5. 远端检测

## 需要哪些功能？

借助表2，您已了解如何考虑FPGA的功率预算、电源电压及其它系统级事项。下面，我们来归纳一下为了迎合设计人员的需求和倾向性，一个FPGA电源不可或缺的性能。

### 必要功能

每个FPGA设计者都需要稳压电源具备可选择的输出电压，并具有供电顺序控

制、可调节的软启动、单调上升、良好的瞬态响应等优势。

### 用户选择的倾向性

大多数用户在电源设计方面都存在一些偏好。有些用户喜欢购买PWM控制器，使用外部MOSFET、外部元件，以及外部系统控制；而有些用户更愿意采用完全集成的控制器，内置MOSFET、补偿电路、数字编程和系统

控制。Maxim提供各种器件，满足用户的不同需求。考虑到数字设计人员需求，我们还在开发一系列基于GUI、通过I<sup>2</sup>C编程的器件。

### 可选功能

根据具体应用的不同，可能需要通过PMBus或其它途径实现高级系统控制；也可能需要多相电源配置，以支持较大的负载电流；有些应用则需要远端检测、外部时钟同步以及电源监测功能；有些时候还可能需​​要摆率控制，以减轻高速收发器应用中SerDes通道的电压纹波。

### 数字电源控制

采用数字控制环路的稳压器是一个新的行业趋势，这种架构能够增强自动补偿，以简化设计、降低成本。目前，多数数字电源解决方案采用了比例-积分-微分(PID)控制，但由于ADC量化加入了窗口限制，使得性能有所降低。Maxim的InTune™数字控制电源基于状态空间或模型预测控制，而非竞争产品的PID控制，能够提供更快的瞬态响应。与PID控制器不同，InTune架构采用反馈ADC，对整个输出电压进行数字转换。其自动补偿程序基于实测参数，具有更高精度，效率也更高。

### 电源设计与仿真

虽然许多稳压电源带有内部补偿，但仍需要根据每路输出电流的要求正确选择电感值。如果稳压器需要外部补偿，还要选择适当的RC，以补偿控制环路中的输出电压。Maxim提供基于Web的电源设计和仿真工具EE-Sim® ([china.maximintegrated.com/eesim](http://china.maximintegrated.com/eesim))，供用户使用。将设计要求输入到该工具，即可给出完整的原理图和材料清单。您还可以更改原理图上的元件值，调整电源设计。

选择FPGA电源	
1	<ul style="list-style-type: none"><li>使用FPGA厂商提供的功率估算表。</li><li>确定所需要的全部供电电压和电流。</li></ul>
2	<ul style="list-style-type: none"><li>使用Maxim的电源检查清单。</li><li>确定V<sub>IN</sub>、V<sub>OUT</sub>、I<sub>OUT</sub>、排序、I<sup>2</sup>C/PMBus、编程要求、特殊需求等。</li></ul>
3	<ul style="list-style-type: none"><li>利用Maxim产品选型指南选择器件。</li></ul>

图6. 选择FPGA电源

表2. FPGA电源检查清单

检查清单	答案
<b>基本要求</b>	
确定输入电压幅度(例如：V <sub>IN</sub> = 5V)	
列出所有FPGA供电电压和每路电压的负载电流(例如：V <sub>CC</sub> = 0.85V (5A); V <sub>CCIO</sub> = 1.5V (2A))	
供电顺序(时序图)、上电/断电、故障恢复	
开关频率	
软启动斜率(例如：5ms)	
需要单电源/多电源器件？	
是否需要内部补偿？	
配置：I <sup>2</sup> C或使用电阻？	
<b>高级功能和需求</b>	
收发器供电电源的输出电压纹波(mV)	
是否需要吸电流(用于DDR)	
外部时钟同步？	
上电预偏置负载？	
PMBus控制或I <sup>2</sup> C/SPI控制？	
<b>保护功能</b>	
是否需要远端检测？	

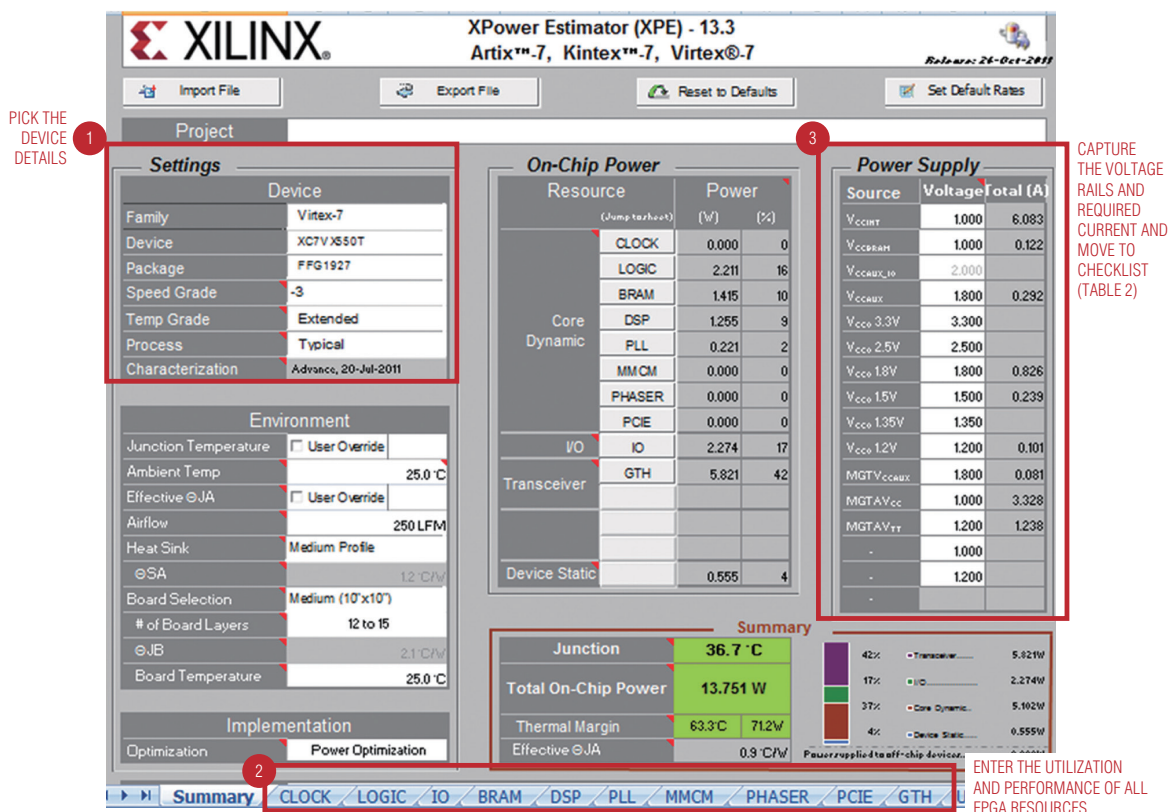


图7. Xilinx电源估算工具

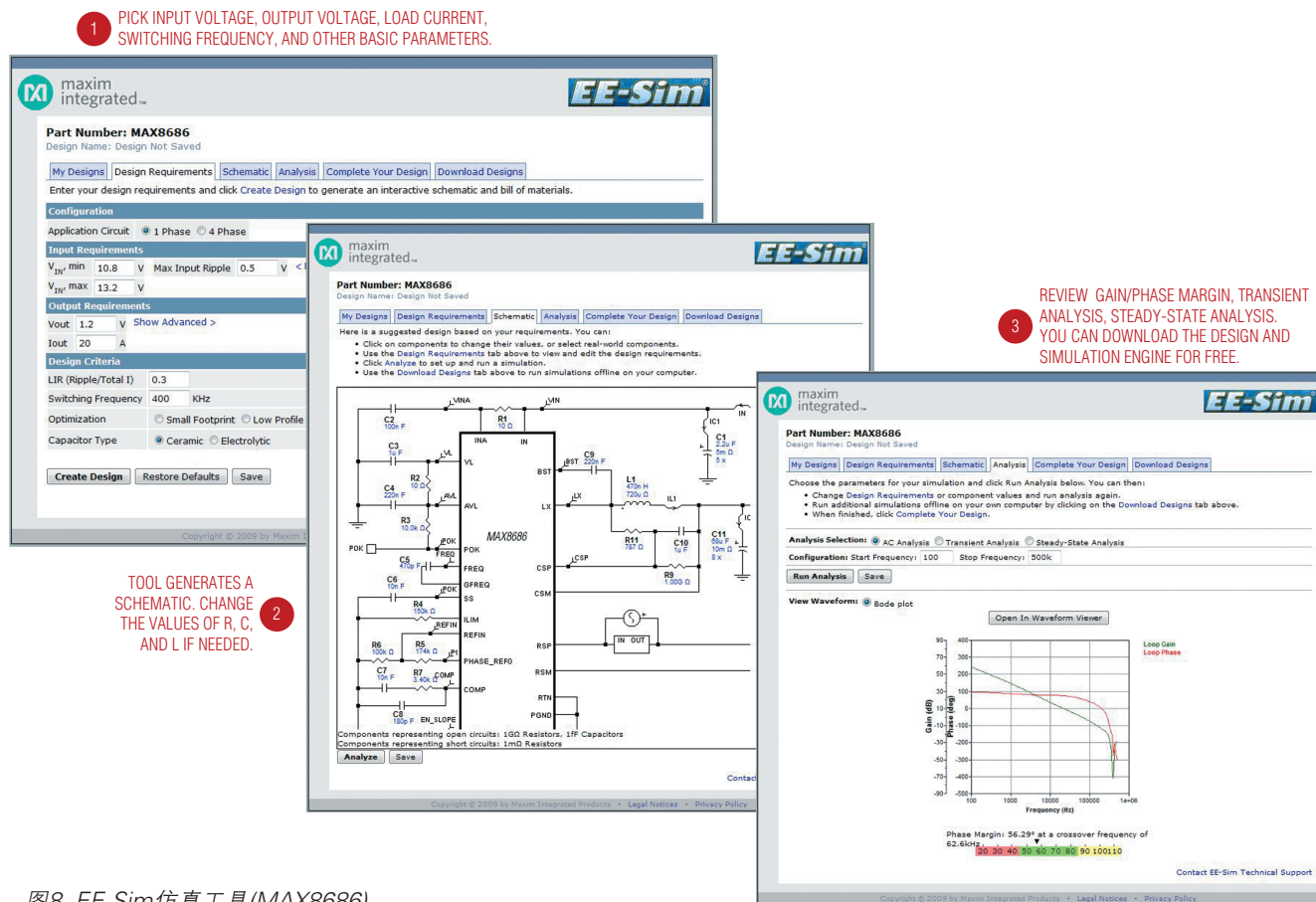


图8. EE-Sim仿真工具(MAX8686)



EE-Sim还可用于快速仿真电源稳压器设计，SPICE模型由于占用较长的时间而妨碍了设计人员的使用，EE-Sim基于先进的SIMPLIS模型，该模型具有简单的Web接口，简便而快捷。图8所示为EE-Sim示例，给出了外部元件的推荐值，以及相位裕量波特图和效率曲线。如果希望下载仿真模型进行离线分析，可以使用免费的EE-Sim。

### 产品定位：成本、尺寸、效率及易用性

除了电压、电流和特殊的功能要求外，您还要考虑其它几项关键因素：成本、尺

寸、效率和易用性。我们就IC成本和总体方案成本进行一个对比，一个好的FPGA电源稳压器应该将上述必要功能集成到IC内部，可大幅降低总体方案的成本和尺寸。

效率取决于原边、副边稳压器的架构以及每个独立电源的性能，Maxim的稳压器由于在特定功率水平下具有最高效率而备受好评。另外，我们在PVT范围的稳压精度能够达到1%，能够达到这一水准的电源厂商寥寥无几。

最后，还要考虑设计的复杂度。Maxim的FPGA电源稳压器使用非常简单，有

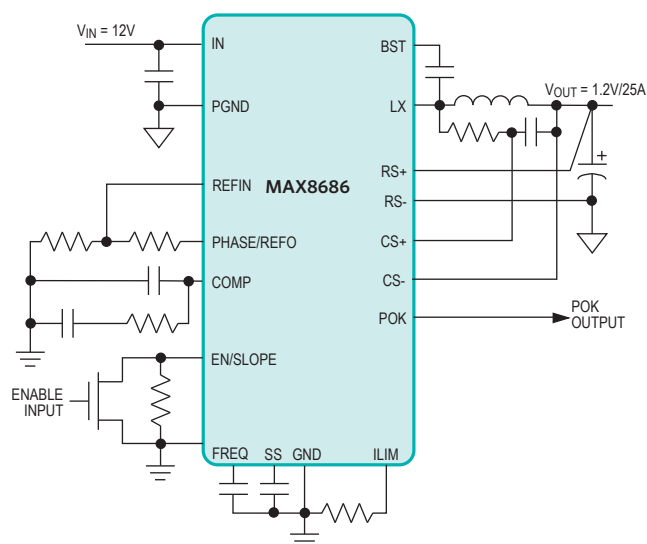
效简化了系统设计。我们的FPGA电源方案几乎都采用内置MOSFET，大多具有内部补偿，提供常见的输出电压。我们的QFN和CSP封装具有极高的散热效率，简化PCB设计。基于GUI编程时，选择电源如同在ISE®中选择FPGA编程一样简单。

## 特色产品

### 高度集成的降压型DC-DC转换器 为高逻辑密度FPGA提供高达25A的电流

#### MAX8686

MAX8686 电流模式、同步整流PWM降压稳压器，内置MOSFET，为设计人员提供高度集成的灵活方案，满足宽范围输入电压和负载电流要求。器件采用高效散热的TQFN封装，整合了高集成度设计优势。



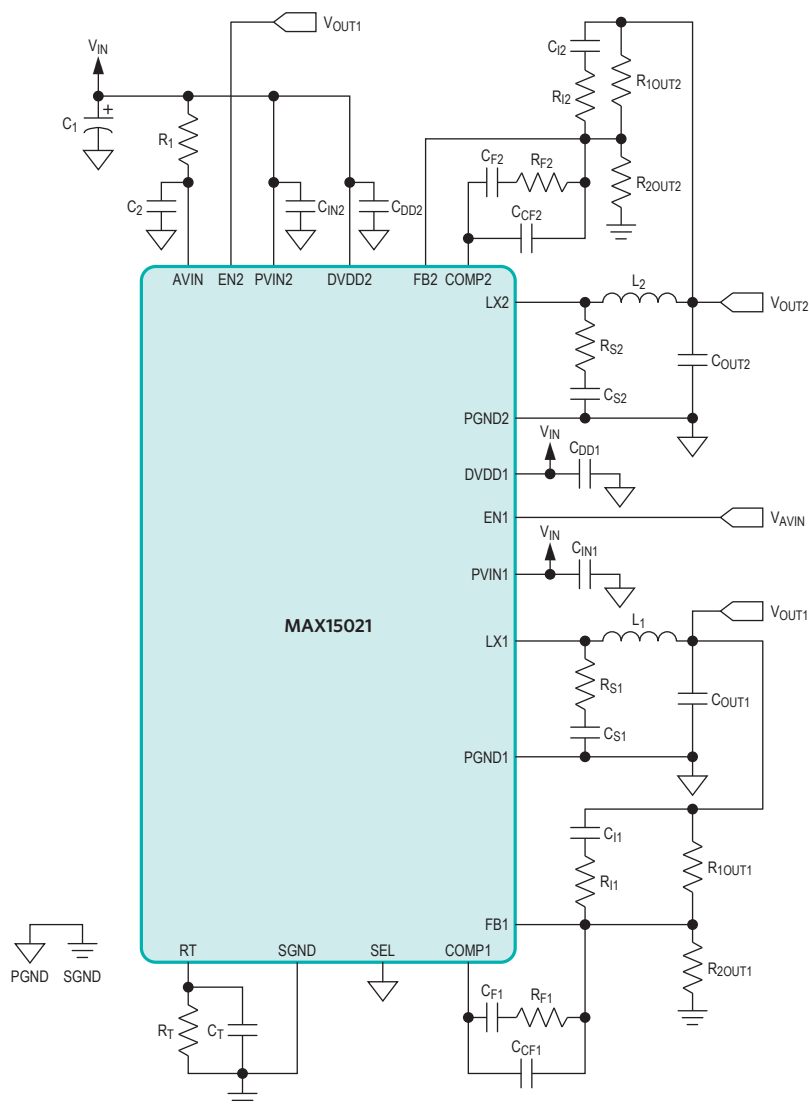
#### 优势

- 为5V/12V通用输入的FPGA电源提供足够的安全裕量
  - 4.5V至20V宽输入电压范围
  - 0.7V至5.5V可调节输出
  - 每相可输出25A电流
  - 300kHz至1MHz开关频率
- 为较低核电压的FPGA提供高精度稳压电源
  - 内置精度1%的精密基准
  - 差分远端检测
- 有效简化FPGA/CPLD电源设计
  - 单调启动(预偏置)
  - 可调节软启动降低浪涌电流
  - 输出可吸入/源出电流
  - 参考输入端用于跟踪设计
- 集成保护功能，提高设计可靠性
  - 热过载保护
  - 欠压锁定(UVLO)
  - 输出过压保护
  - 可调节限流支持宽泛的负载供电
- 6mm x 6mm、TQFN-EP封装缩小电路板尺寸

## 双通道、4MHz内置FET降压型DC-DC转换器 有效降低系统成本和尺寸

### MAX15021

MAX15021为双通道、同步整流PWM降压稳压器，内置MOSFET，为设计人员提供高度集成的解决方案，有效降低电路板尺寸和系统的整体成本。



### 优势

- 有效简化FPGA/CPLD电源设计
  - 单调启动(预偏置)
  - 内部数字软启动降低浪涌电流
  - 排序及同步/比例跟踪
- 缩小方案尺寸
  - 4MHz开关频率减小电感尺寸
  - 180°错相工作，减小电流纹波
  - 28引脚、5mm x 5mm TQFN-EP 无铅封装
- 可灵活调节电压、功率范围，支持各种FPGA供电设计
  - 多个FPGA平台可重复使用同一电源设计
  - 缩短开发时间，降低投资成本
  - 2.5V至5.5V输入电压范围
  - 0.6V至5.5V可调节输出
  - 可提供4A (稳压器1)和2A (稳压器2) 负载电流
  - 500kHz至4MHz开关频率
- 40°C至+125°C工作温度范围



Xilinx FPGA设计示例

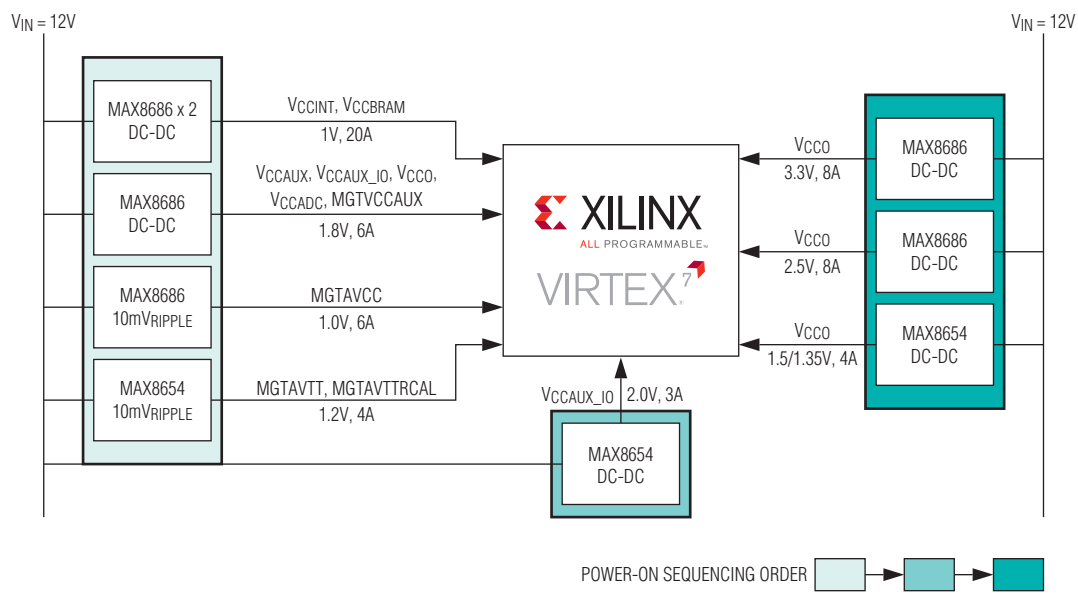


图9. Virtex-7 FPGA电源架构

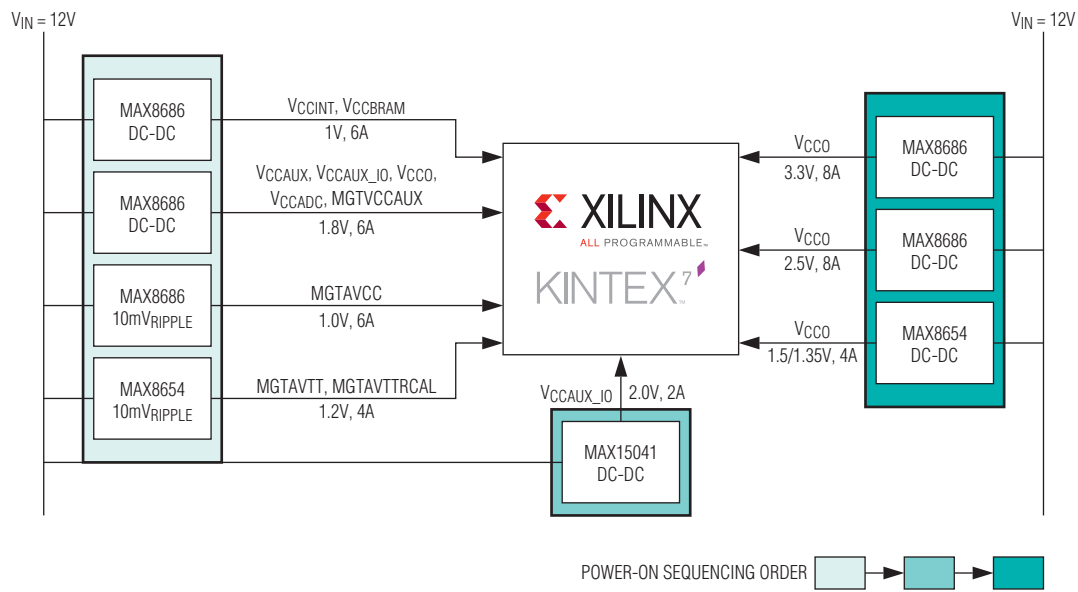


图10. Kintex-7 FPGA电源架构

## Xilinx FPGA设计示例(续)

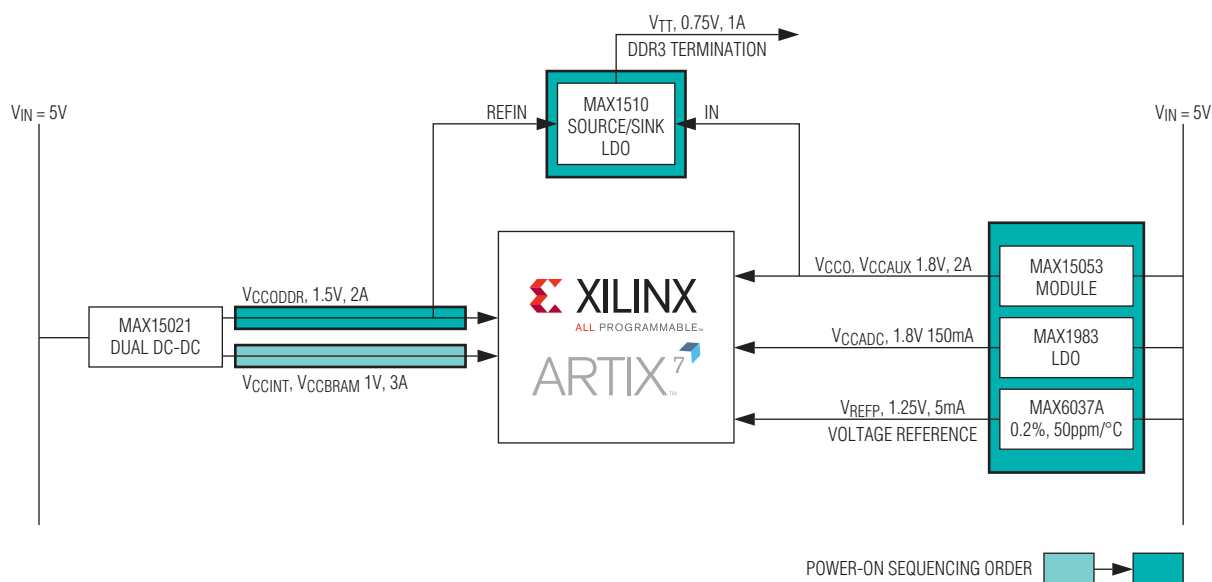


图11. Artix-7 FPGA 电源架构

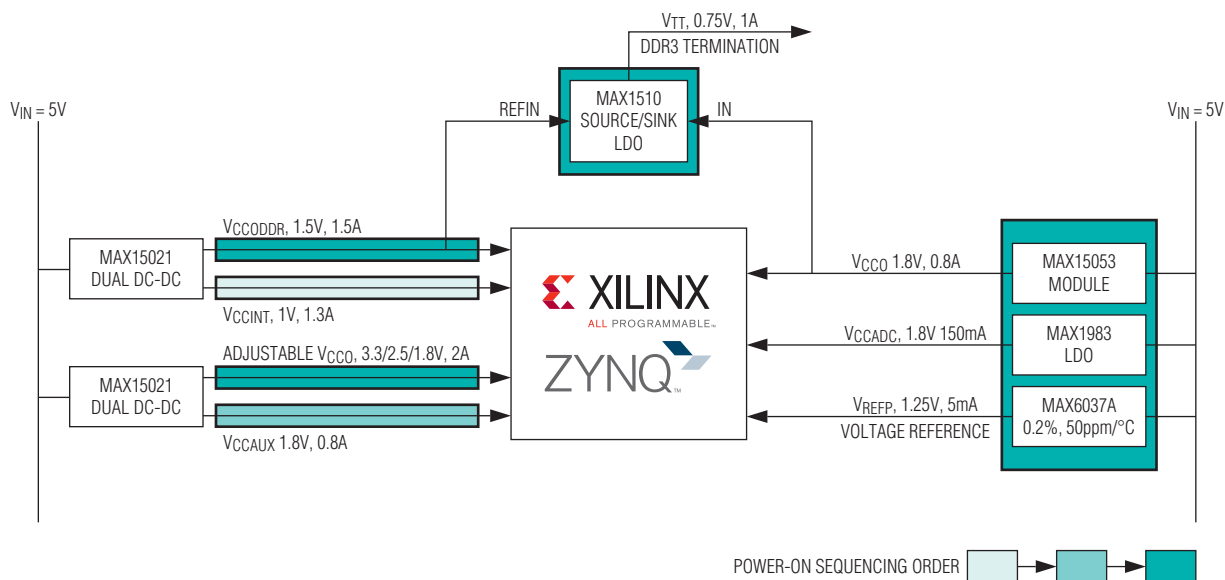


图12. Zynq可扩展处理平台 电源架构

## 选型指南和表格

核电源， $V_{CCINT}$  (0.9V至1.2V，取决于第几代FPGA/CPLD)

输入电压(V)	≤ 500mA	≤ 1A至1.8A	≤ 2A至5A	≤ 5A至10A	≤ 30A
1.8	MAX8902 LDO	MAX8516 LDO MAX8517 LDO MAX8518 LDO MAX8526 LDO MAX8527 LDO MAX8528 LDO MAX8794 LDO	MAX8526 LDO MAX8527 LDO MAX8528 LDO MAX8556 LDO MAX8557 LDO MAX8643 Buck	MAX8566 Buck MAX8646 Buck MAX1956控制器	MAX1956控制器
2.7至5.5	MAX8902 LDO MAX1983 LDO MAX8649 Buck	MAX8516 LDO MAX8517 LDO MAX8518 LDO MAX8649 Buck	MAX8526 LDO MAX8527 LDO MAX8528 LDO MAX15053 Buck MAX8643 Buck MAX15038 Buck MAX15050 Buck MAX15051 Buck MAX17083 Buck	MAX15039 Buck MAX15112 Buck MAX15108 Buck	MAX15118 Buck
4.5至14	MAX15036 Buck MAX15037 Buck	MAX15036 Buck MAX15037 Buck	MAX15036 Buck MAX15037 Buck MAX15066 Buck MAX8654 Buck	MAX8654 Buck MAX8686 Buck MAX8598控制器 MAX8599控制器 MAX15026控制器	MAX8686 Buck MAX8597控制器 MAX8598控制器 MAX8599控制器 MAX15026控制器
4.5至24	MAX15006 LDO MAX15007 LDO MAX17501 Buck MAX15041 Buck MAX1776 Buck	MAX17502 Buck MAX15041 Buck MAX8792控制器	MAX8792控制器 MAX15041 Buck MAX15026控制器	MAX8792控制器 MAX15026控制器	MAX8597控制器 MAX8598控制器 MAX8599控制器 MAX15035 Buck MAX15026控制器
4.5至28	MAX15041 Buck	MAX15041 Buck	MAX15041 Buck MAX15026控制器 MAX15046A/ MAX15046B控制器	MAX15026控制器 MAX15046A/ MAX15046B控制器	MAX8597控制器 MAX8598控制器 MAX8599控制器 MAX15026控制器 MAX15046A/ MAX15046B控制器

辅助电路、I/O和MGT供电电源(1.2V、1.5V、1.8V、2.5V、3.3V)

输入电压(V)	≤ 500mA	≤ 1A至1.8A	≤ 2A至5A	≤ 5A至10A	≤ 30A
1.8	MAX8902 LDO	MAX8516 LDO MAX8517 LDO MAX8518 LDO MAX8526 LDO MAX8527 LDO MAX8528 LDO MAX8794 LDO	MAX8556 LDO MAX8557 LDO MAX8794 LDO	MAX17016 Buck MAX15108 Buck MAX1956控制器 MAX8792控制器	MAX1956控制器 MAX8792控制器

(转下页)



## 辅助电路、I/O和MGT供电电源(1.2V、1.5V、1.8V、2.5V、3.3V) (续)

输入电压(V)	≤ 500mA	≤ 1A至1.8A	≤ 2A至5A	≤ 5A至10A	≤ 30A
2.7至5.5	MAX8902 LDO	MAX15053 Buck MAX15038 Buck	MAX15038 Buck MAX15039 Buck MAX15050 Buck MAX17083 Buck MAX15026控制器 MAX1956控制器	MAX15039 Buck MAX8654 Buck MAX15108 Buck MAX17016 Buck MAX1956控制器 MAX8792控制器	MAX15118 Buck MAX15112 Buck MAX17016 Buck MAX1956控制器 MAX15026控制器 MAX8792控制器 MAX8598控制器 MAX8599控制器
4.5至14	MAX8902 LDO MAX1776 Buck	MAX15041 Buck	MAX15041 Buck MAX15036 Buck MAX15037 Buck MAX8654 Buck MAX5089 Buck MAX15026控制器	MAX15035 Buck MAX8654 Buck MAX17016 Buck MAX8792控制器 MAX15026控制器	MAX8655 Buck MAX17016 Buck MAX15035 Buck MAX8792控制器 MAX15026控制器 MAX8598控制器 MAX8599控制器

## 多路输出稳压电源

输入电压(V)	四路调节器	≤ 2A至3A (每路输出)	≤ 5A (每路输出)	≤ 15A (每路输出)	25A (每路输出)
1.8	—	MAX8833两路Buck	MAX8833两路Buck MAX8855两路Buck	—	—
2.7至 5.5	—	MAX15021两路Buck MAX15022两路Buck	—	—	—
4.5至14	MAX17017 1路控制器, 2路 Buck, 1路LDO MAX17019 1路控制器, 2路 Buck, 1路LDO	—	MAX15002两路 控制器 MAX15048三路 控制器 MAX15049三路 控制器	MAX15002两路 控制器 MAX15048三路 控制器 MAX15049三路 控制器	MAX15002两路 控制器
4.5至28	MAX17017 1路控制器, 2路 Buck, 1路LDO MAX17019 1路控制器, 2路 Buck, 1路LDO	MAX15002两路 控制器 MAX15023两路 控制器 MAX17007B两路 控制器 MAX15048三路 控制器 MAX15049三路 控制器	MAX15002两路 控制器 MAX15023两路 控制器 MAX17007B两路 控制器 MAX15048三路 控制器 MAX15049三路 控制器	MAX15002两路 控制器 MAX15023两路 控制器 MAX17007B两路 控制器 MAX15048三路 控制器 MAX15049三路 控制器	MAX15002两路 控制器 MAX15023两路 控制器 MAX15034两路 控制器 MAX17007B两路 控制器

**注：**有些应用可能需要强风致冷，以获得满负荷输出电流。器件电压范围可能略有变化；关于每款器件的电压范围，请参阅数据资料。MAX1776的最小 $V_{OUT}$ 为1.25V。

## 特殊器件

- MAX6037A电压基准用于7系列FPGA的XADC内部A/D转换器。
- MAX1510 DDR端接电源，可吸入电流。
- MAX34440多路PMBus控制器，用于控制多路稳压器、风扇，支持故障记录。
- Maxim还提供全面的电源支持，包括：隔离电源、排序器、监控电路、温度监测器和PMBus系统监测器等。

# FPGA信号转换解决方案

## 概述

我们生活在模拟世界，人类通过视觉、听觉、嗅觉、味觉以及触觉感知的都是模拟信号，这就需要ADC把现实世界的模拟信号转换到数字域，FPGA才能对其进行处理。完成数字处理之后，数字信号往往还需要通过DAC转换到模拟域。但模拟设计并非始于数据转换器，也不会止于数据转换。运算放大器、仪表放大器(IA)和可编程增益放大器(PGA)都会参与其中，对ADC之前的模拟信号进行预处理，对DAC之后的模拟信号进行后续处理。

Maxim提供高度集成的模拟与混合信号集成电路，作为FPGA必备的模拟接口来构建一个实际系统。我们的高精度SAR和 $\Delta\Sigma$  ADC、DAC，配合低功耗、高性能、小尺寸运算放大器、比较器和精密基准，为新一代设计提供更高的精度和速度。

## 信号转换和FPGA协同工作

FPGA在众多应用中用作控制电路，包括：医疗产品、汽车和消费类电子。图13所示信号链框图是一个通用的控制系统。通过检测各项参数后，由FPGA做出决策，产生相应的物理动作。

表3列出了不同的测量参数，经过FPGA内部处理后，系统控制设备与环境进行交互操作，如表4所示。测量、控制的参数不尽相同，图13代表了一个典型系统。

## 实际信号链路

电路的模拟输入部分接收各种传感器的模拟信号，这些传感器将表3所示物理特

性转换成电气参数。许多传感器不会自身产生信号，而是需要外部激励源。传感器一旦受到激励，即可产生相应的信号输出。

图13所示信号链从左侧开始，传感器信号进入模拟信号调理模块。信号进入ADC采样之前，需要通过增益电路将其调整到与ADC输入相匹配的幅度。

在恶劣的工业环境下，模拟输入模块会接收到各种信号。因此，把信号从模拟域转换到数字域之前，还要尽可能滤除噪声，并保留有用信号。

信号链的实施方案有很多种：

- 第一级采用复用器，然后通过公共的信号放大通路连接到ADC
- 在ADC之前采用独立的放大通道和复用器
- 使用同步采样ADC和独立的信号调理放大器

输入级通常需要处理正向和负向高压信号( $\pm 30V$ 或更高)，以保护模拟输入不受外部故障条件的影响。例如，传感器可能放置在距离模拟输入较远的位置，由此，需要模拟输入端抑制较高的共模电压。放大器常常用来在信号处理之前对信号进行调理。

表3. 系统测量参数

尺寸	斜度	位置
强度	能量	压力
阻抗	温度	湿度
密度	速度	频率
粘度	飞行时间	相位
速度	距离	时间
加速度	压力	盐分
水的纯度	扭矩	容量
重量	充电状态	气体
质量	电导率	PH值
电阻	溶解氧	电压
电容	离子浓度	电流
电感	化学成分	电平
旋转	电荷(电子)	

表4. 可控制的设备操作

阀门	对比度	加速度
电机	湿度	开关
压力	力的反馈	光
速度	入口	重量
流量	排序	速度
容量	授权	仪表
扭矩	衰减	显示
频率	均衡	校准
电压	通信	时间
电流	增益(失调)	工具
螺线管	磁通密度	斜度
位置	温度	滤波器
功率	电流计	
亮度	空气燃料比	

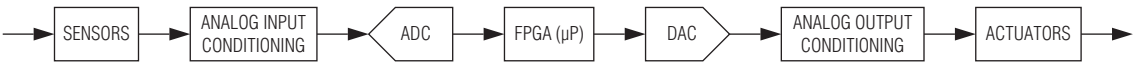


图13. 常见信号链路框图

运算放大器(运放)是模拟信号调理模块的重要组成部分，作为模拟前端(AFE)调整增益和失调，提供ADC之前的抗混叠滤波；运放还可能提供高压保护或电流-电压转换。不同应用可能关注的参数有所不同，例如，处理直流信号时，通常要求高精度、低输入失调电压、低漂移及低偏置电流；交流应用中，则要求带宽、低噪声和低失真；用于驱动ADC时，放大器的建立时间就成为非常重要的参数。

低温度漂移和低噪声也是模拟信号通路的关键参数，通常会利用软件校准+25°C时的系统误差，如果温度变化范围较大，温漂将成为关键指标，需要通过校准程序加以控制。

模/数转换

信号链中，放大器之后通常是ADC，ADC接收模拟信号并将其转换成数字信号。不同应用对ADC的要求也不同。例如，输入信号的带宽决定了ADC的最大采样率，所选择的ADC必须具有足够高的采样率(大于输入带宽的两倍)，但该规则不适合某些通信应用。

系统的信噪比(SNR)和无杂散动态范围(SFDR)决定了ADC的分辨率、滤波要求以及增益级设计。确定ADC与FPGA接口也非常重要，高性能应用大多采用并行或高速串口；对于要求电气隔离的场合，可优先选择SPI单向信号接口。

ADC选择标准

为合理选择ADC，工程师必须谨慎考虑、筛选、对比器件的具体规格，表5所示为典型的ADC选择标准。

可以选择并不理想满足需求的ADC，而是利用模拟电路进行功能补充，最终得到满足要求的设计。选择其它模拟器件时，必须确保这些电路的性能与ADC的

指标保持一致。也可以采用集成的AFE替代分离方案，将其作为缓冲，甚至替代ADC。

数据转换完成之后，由FPGA进行数字处理。有些系统则到此完成信号处理，把数据直接送入服务器或PC等数字单元；有些应用则需要驱动模拟输出。

DAC选择标准

需要驱动变送器或仪器设备时，需要模拟信号输出。常见例子有：比例阀、电流环控制器等。它可以是简单的开环控制系统的一部分或比例-积分-微分(PID)系统中复杂控制环路的一部分，对输出结果进行检测并反馈给PID处理器。

模拟输出信号源于FPGA的数字信号(图13)，数/模转换器(DAC)把这些数字信号转换成模拟电压或电流；然后，由信号调理电路提供重建滤波、调整偏置和增益，经过复用器、采样/保持，最后驱动放大输出(必要时)。

与模拟输入相同，如果需要多路模拟输出，具体使用的信号链可能多种多样。

Maxim提供高精度DAC，覆盖8位以下至18位的分辨率，提供最多32个通道的集成方案。我们还提供4位至16位的校准DAC，采样/保持放大器可用于保

持多路输出的电压稳定，使DAC能够处理其它输出。

利用分立方案搭建可编程电压输出(单极性和双极性)或电流输出的调理电路存在一定难度，特别是当设计人员所面临的系统需要控制不同的满量程增益、各种双极性/单极性电压、灵活提供不同的输出电流等级时，设计将变得更为复杂。关于DAC和ADC设计的更多信息，请参考应用笔记库(china.maximintegrated.com/converter-app-notes)。

设计的关键因素是什么？

方框图或信号链的关键单元取决于具体应用。信号调理需要干净的电源、适当的滤波器以及低噪声运放，这些因素对于获得良好的SNR非常重要；系统精度则与ADC/DAC分辨率、线性度、稳定的电压基准有关。

对于精密系统，DAC (和ADC)需要一个高精度电压基准，可以采用数据转换器的内部基准或外部基准。除了内置基准的ADC和DAC外，Maxim还提供独立的电压基准器件，温度系数低至1ppm/°C，输出电压精度可达±0.02%，输出噪声低至1.3µV<sub>p-p</sub>，用于数据转换器的外部，以实现超高精度和准确度。

表5. 典型的ADC选择标准

输入范围: 单极性 双极性	分辨率: 动态范围 ENOB	接口: 串口(I <sup>2</sup> C、SPI) 并口(4、8、16、N)
速率: BW	输入类型: 单端 差分	通道数
同时采样	参考	功耗
滤波: 50Hz/60Hz抑制	PGA	其它: GPIO FIFO



除了构建电路达到特定的性能指标外，设计人员往往需要在非常有限的时间内完成这一过程。简便的开发工具，包括FMC和直接连接FPGA开发板的插卡式模块，有助于将Maxim产品集成到FPGA系统。除评估板外，我们还提供计算器、应用笔记，这些工具能够帮助设计人员更快、更准确地完成设计任务。

## 系统设计人员面临的FPGA挑战

许多FPGA设计人员是造诣颇深的数字工程师，而Maxim的优势在于丰富的模拟接口经验，技术上的互补有助于进一步优化系统的性能和成本。由于FPGA属于可配置的数字系统，FPGA设计与数字设计工程师关系非常密切。从仿真到合成，每个环节都在数字域完成。

然而，当把这些数字系统与模拟世界结合在一起时，将会产生许多不确定性。系统设计人员面对的常见问题是：

“信号增益是多大？”

“应该使用什么样的模拟滤波器？”

“如何驱动ADC？”

“需要多高的分辨率？”

“所需速率是多少？”

“哪些指标非常关键？”

“需要多大的输出驱动？”

“如何降低噪声？”

而回答这些问题恰好是Maxim这种全球领先的模拟制造商的专长，我们拥有全面的产品线和丰富的系统设计经验，FPGA设计者完全可以依赖Maxim，根据应用选择正确的解决方案。

有些情况下，设计需求可能在最后时刻发生变化。可以借助Maxim产品应对这种状况。

牢记以下四种情况：

- 用户在产品即将交付时更改技术指标。
- 销售部门在最后一刻要求添加必不可少的功能。
- 在下一代大规模器件推出之前，当前的ASIC或FPGA设计使得成本增高，设计者不得不将部分电路转移到外部。
- 墨菲定律不幸言中。

模拟工程师遇到的挑战往往是解决低信噪比、串扰、增益(量程)、失调(零)和线性度问题。解决这些问题依靠的外部集成电路(IC)包括：放大器、ADC、DAC、数字电位计、滤波器、多路复用器和电压基准。引发问题的其它原因可能是：阻抗匹配、模拟电压和电流的瞬变、自阻塞(射频发射器对其自身的接收器产生干扰)、背光LED，以及触控装置，可借助模拟IC管理这些功能，增添必要的功能并减轻FPGA的工作负荷。

实际设计中，配合FPGA使用的其它模拟IC包括：电源、裕量调节和校准、电池充电器、电源监控电路、接口器件、温度控制器、实时时钟(RTC)、看门狗、精密电阻等。

Maxim提供上述所有类型的器件，合理使用这些器件可以避免设计中的错误，即使在最后一刻需要更改设计，我们的方案也会提供更大的灵活性。借助我们的方案还可以缩短产品的上市时间，避免走弯路或返工，能够克服他人无法胜任的设计挑战。

## Maxim化繁为简!

Maxim提供多种工具，其中包括Maxim独特的在线计算器([china.maximintegrated.com/tools/calculators](http://china.maximintegrated.com/tools/calculators))，帮助设计人员构建系统，开发、验证并最终完善系统设计。根据具体需求选择计算器并进行调整，例如，利用Steve的模拟设计计算器选择理想的转换器。然后利用另一计算器精调精度和采样率。

从工具、型号和软件网站([china.maximintegrated.com/design/tools](http://china.maximintegrated.com/design/tools))还可以获得更多强有力的帮助，您可以获得EE-Sim工具(仿真)、不断更新的模型库(Spice、Pspice®和IBIS)、BSDL文件以及软件。

Maxim一向以高品质、产品的多样性以及简单易用的评估套件(EV kit)而广受赞誉。我们的许多产品都针对特定目的量身定制，可通过Maxim分销商获得数以百计的Maxim评估板和参考设计。

Maxim拥有一支专业的应用工程师队伍，可通过电子邮件或电话随时解答您的疑问。我们力求在一个工作日内响应每个客户的咨询。从我们的客户支持中心网页([support.maximintegrated.com/cn/center.mvp](http://support.maximintegrated.com/cn/center.mvp))可以找到解决常见问题的链接，例如：价格或交货问题。重要的是，Maxim和合作分销商的FAE可以随时协助您解决实际问题。

## 总结

与Maxim合作，您就拥有了一家专业的全方位服务机构，为您提供完善FPGA设计所需的一切。Maxim拥有各种小封装、低功耗、高速、高精度产品，同时还提供便捷的设计工具，有效简化您的FPGA开发过程。此外，Maxim和合作分销商的FAE可随时协助您解决实际问题。

精度和噪声的设计困扰

有些应用中，设计人员常常被噪声、精度和成本问题所困扰。一个好的设计应该在客户能够承受的价格下满足客户的各项指标要求。内置数据转换器的FPGA具有很大优势，但并不能满足任何应用要求。

评估设计对于ADC或DAC的要求时，需要考虑噪声等重要因素。数字设计本质上会产生较大噪声，FPGA工作在较高速度(GHz通信已非常常见)，则会产生更多噪声。

下面，我们介绍一些关于噪声幅度量级的经验数据。电源噪声通常为几个毫伏(mV)，噪声来自开关电源、电力线或电网、无线电干扰、电机、电焊机和数字电路。**表6**列出了满量程为3V的ADC或DAC的最低有效位(LSB)电平。

从表中可以清晰地看出噪声对精度的影响，建议首先画出系统框图，然后估算出噪声和信号电平；记录有关项目的已知信息，包括：输入/输出信号及幅值、供电要求以及已知模块，参见表6。如果系统输出需要8位分辨率，那么输入采用10位或12位分辨率是否足以满足要求？如果系统存在5mV噪声(下降56dB)，对于动态范围为144dB的24位转换器是否可以接受或已经严重影响到系统设计？简单的几个步骤，只需短短的几分钟即可定义项目参数。接下来，很容易确定内部转换器是否满足设计要求，还是需要高精度外部转换器。

需慎重考虑数字噪声问题，可利用以下手段加以解决：首先，使用外部数据转换器，根据需求采用单独的低噪声模拟电源供电，良好的电路板布局，使精度和准确度最大化；其次，利用过采样和信号平均降低噪声，每4倍过采样可以使有效分辨率提高一位。

不能同等看待厂商给出的分辨率指标！分辨率通常列在数据资料的前面或中间位置，我们需慎重对待这些指标。转换器的实际分辨率应该是在考虑了所有非线性参数的基础上得到的，通过查找其它关键参数可以计算出真正得到的分辨率。例如，SINAD常用于确定SAR转换器的有效转换位数，而噪声失真指标可用来确定Σ-Δ转换器的无噪声分辨率。

您还需要理解实际应用对电压、温度稳定性的要求，为数据转换器和电压基准留出误差预算。Maxim的开发工具能够简化这项工作，参见应用笔记4300：在高精度数/模转换器(DAC)应用中计算误差裕量。

表6. 满量程为3V的数据转换器分辨率和LSB

位数	等级数	LSB
8	256	11.7mV
10	1,024	2.9mV
12	4,096	0.73mV
14	16,384	0.18mV
16	65,536	45.8μV
18	262,144	11.4μV
24	16,777,216	0.18μV

# 特色产品

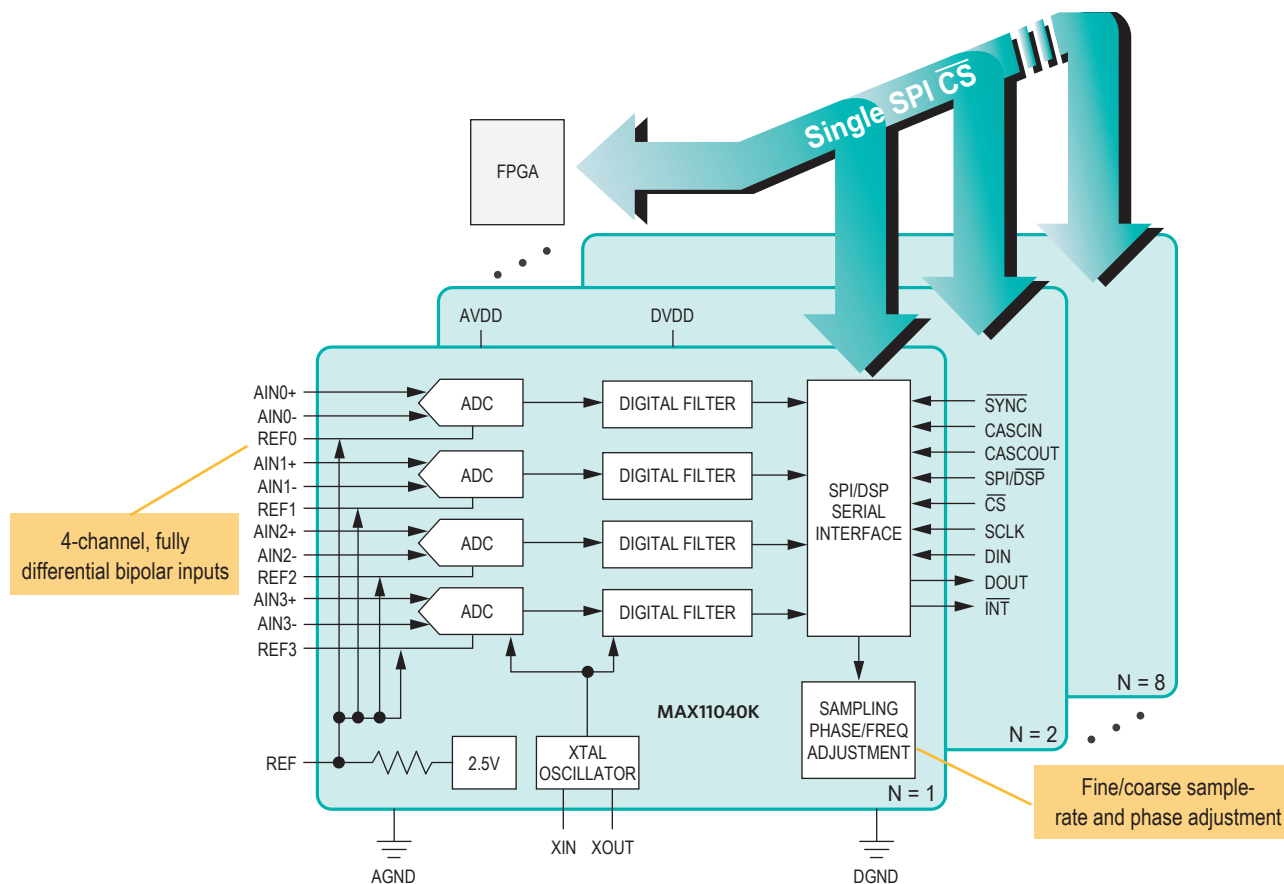
## 24/16位 $\Sigma$ - $\Delta$ ADC支持32路同时采样

### MAX11040K

**MAX11040K**  $\Sigma$ - $\Delta$  ADC具有117dB SNR，4路差分通道同时采样ADC可扩展至32个通道同时采样(8片MAX11040K ADC并联)。可编程相位和采样率使得MAX11040K非常适合工作在嘈杂PLC环境下并对相位要求苛刻的高精度测量系统。MAX11040K内置SPI兼容串行接口，可通过单条命令读取所有级联器件的数据。4路调制器同时转换每路全差分模拟输入，数据输出速率可在0.25ksps至64ksps范围编程。器件在16ksps时提供高达106dB的SNR；在1ksps下，提供高达117dB的SNR。

## 优势

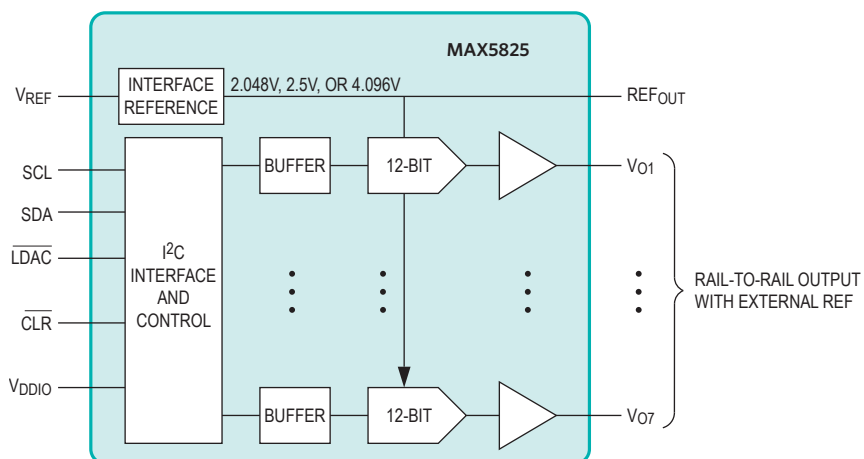
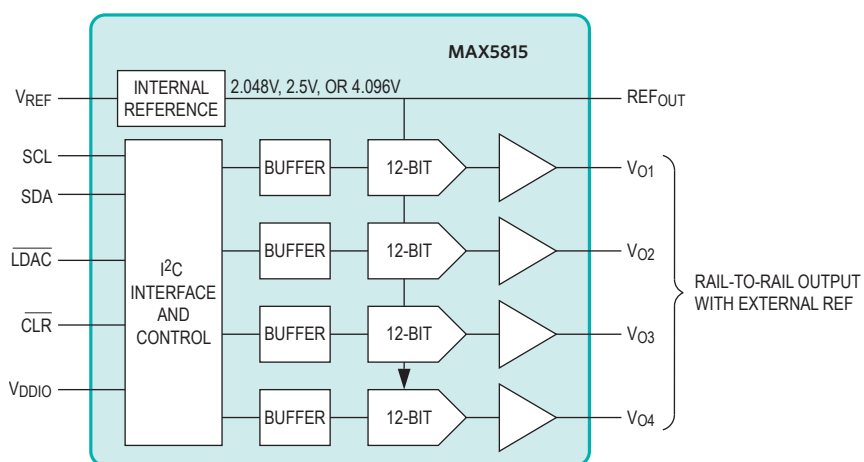
- 简化与FPGA的数字接口
- 可级联8片MAX11040K ADC
- 高达106dB的SNR允许用户测量非常微弱的信号，同时也可测量较强的输入电压
- 方便测量多个输入通道间的相位关系
  - 同时采样确保多个通道相位信息的完整性



## 高集成度和小封装构建业内最小尺寸的解决方案

### MAX5815, MAX5825

MAX5815和MAX5825为4通道/8通道、超小尺寸、12/10/8位电压输出数/模转换器(DAC)系列产品, 带有内部基准, 非常适合过程控制、数据采集和便携式仪表应用。器件工作于2.7V至5.5V较宽的电源范围, 低功耗(3mW)设计能够满足绝大多数低压应用。高精度外部基准输入支持满摆幅工作, 对外部基准呈现100k $\Omega$  (典型值)负载。独立的V<sub>DDIO</sub>引脚便于连接FPGA、ASIC、DSP, 无需外部电平转换。



## 优势

- 降低成本、简化设计
  - 完备的单芯片解决方案
  - 内部输出缓冲器和集成电压基准
- 无需储备多种电压基准, 简化库存
  - 3种可选择内部基准: 2.048V、2.5V或4.096V
- 业内最小的PCB面积
  - 12焊球WLP封装/14引脚TSSOP封装内提供4通道数据采集
  - 20焊球WLP封装/20引脚TSSOP封装内提供8通道数据采集

# 选型指南和表格

## FPGA信号链解决方案

器件	说明	特性	优势
MAX44251/MAX44252	20V、超高精度、低噪声、双路/四路放大器	5.9nV/ $\sqrt{\text{Hz}}$ 输入电压噪声；6 $\mu\text{V}$ (最大)失调，20nV/ $^{\circ}\text{C}$ 失调漂移	系统校准，在整个时间和温度变化范围内确保精度，提高系统精度
MAX9632, MAX9633	36V、宽带、低噪声、单路和双路放大器	0.94nV/ $\sqrt{\text{Hz}}$ (MAX9632)和3nV/ $\sqrt{\text{Hz}}$ (MAX9633)输入电压噪声，建立时间小于750ns	可充分发挥高分辨率ADC的优异性能，实现更高精度的测量
MAX9943/MAX9944	38V高精度单路/双路运放	6V至38V较宽的电压范围，100 $\mu\text{V}$ (最大)低输入失调电压，驱动1nF负载	工作在任何环境
MAX9945	38V CMOS输入高精度运放	4.75V至38V较宽的电源范围，低输入偏置电流，满摆幅输出	高压、飞安级超低输入偏置电流，能够连接高阻传感器
MAX4238/MAX4239	业内失调电压最低、噪声最低的满摆幅输出运放	2 $\mu\text{V}$ (最大)失调；25nV/ $\sqrt{\text{Hz}}$ ，6.5MHz GBW，没有1/f输入噪声	确保低频环境下，在整个时间和温度范围内精确调理信号
MAX5316/MAX5318	单通道、16/18位高精度DAC	内置输出缓冲器和电压基准缓冲器，独立的 $V_{\text{DD}}$ I/O电源，满摆幅输出缓冲器，加载/感应输出	确保整个负载范围内高精度工作
MAX5815	4通道、12位DAC，内置基准	完备的单芯片解决方案，内置输出缓冲器，3种可选择的精密基准	无需电平转换器和多个电压基准
MAX5214/MAX5216	单通道、低功耗14位和16位DAC，带有电压缓冲输出	低功耗(最大80 $\mu\text{A}$ )，3mm x 3mm、8引脚 $\mu\text{MAX}$ 封装， $\pm 0.25$ LSB INL (MAX5214，14位)或 $\pm 1$ LSB INL (MAX5216，16位)	提供更高的分辨率和精度，省电、节省空间
MAX5825	8通道、低功耗、12位DAC，带有电压缓冲输出	完备的单芯片解决方案，独立的数字I/O供电电源(1.8V至5V)，内置满摆幅输出缓冲器，3种可选择的内部基准或外部基准	无需电平转换器，节省PCB面积
MAX6126	超低噪声、高精度、低压差电压基准	1.3 $\mu\text{V}_{\text{P-P}}$ 超低噪声(0.1Hz至10Hz，2.048V输出)，3ppm/ $^{\circ}\text{C}$ (最大)超低温度系数， $\pm 0.02\%$ (最大)初始精度	电源电流基本独立于供电电压，可预测功率预算，无需外部电阻，节省电路板空间和成本
MAX1377, MAX1379, MAX1383	12位、4通道、同时采样ADC (2 x 2单端或2 x 1差分输入)	两路同时采样，两路多路复用输入(共四路单端输入)，每路ADC采样速率为1.25Msps，双/单SPI端口，5V供电条件下支持 $\pm 10\text{V}$ 输入 (MAX1383)	为电力系统监测和电机控制提供12位低成本、高集成度方案
MAX11046	业内首款单电源供电、双极性ADC，高阻输入	14/16位、8/6/4通道、同时采样SAR ADC，采用高阻I/O技术，无需外部缓冲器，只需+5V模拟电源即可支持双极性输入	无外部缓冲器，简化电路并节约成本和空间

(转下页)



## FPGA信号链解决方案(续)

器件	说明	特性	优势
MAX11040K	24/16位 $\Sigma\Delta$ ADC, 级联后可支持多达32路同时采样	四路全差分同时采样通道, 16ksps下SNR为106dB	8片ADC并联轻松实现扩展, 允许监测3路电压、3路电流和零相电压/电流, 满足电力应用需求
MAX11160/MAX11161, MAX11162/MAX11163, MAX11164/MAX11165, MAX11166/MAX11167, MAX11168	16位、单通道500ksps SAR ADC, 提供内部基准和双极性选项	> 93dB SNR, 集成5ppm基准, 5V供电即可支持 $\pm 5V$ 双极性输入范围	高集成度、小封装, 在不影响系统性能的前提下降低总体成本
MAX1300/MAX1301, MAX1302/MAX1303	16位、4/8通道SAR ADC, 可编程输入范围高达 $3 \times V_{REF}$ (4.096V)	每通道可单独设置为单端/差分、双极性/单极性输入, 集成PGA (最高增益为4倍)和基准	单一芯片可支持多种输入信号源, 提高设计灵活性、节约成本

## 信号链方案评估板

器件	说明	特性
MAX9632EVKIT, MAX9633EVKIT	评估MAX9632和MAX9633 36V宽带、低噪声单通道/双通道放大器	提供多种运放配置, +4.5V至+36V较宽的输入电源范围, 0805元件
MAX9943EVKIT	评估MAX9943和MAX9944 38V高精度、单通道/双通道运算放大器	灵活的输入、输出配置, +6V至+38V单电源供电, $\pm 3V$ 至 $\pm 19V$ 双电源供电范围
MAX9945EVKIT	评估MAX9945 38V CMOS输入高精度运算放大器	提供多种运放配置, 较宽的输入电源范围, 0805元件
MAX5316EVSYS	评估MAX5316高精度、真16位、电压输出DAC, 带有数字增益控制和偏压调整	Windows®软件提供简便的图形用户界面(GUI), 用于评估MAX5316特性, 提供MAX5316EVKIT, 已安装16位MAX5316GTG+高精度DAC (允许PC利用其USB口控制SPI接口和GPIO)
MAX5815AEVKIT	演示MAX5815 12位、4通道、低功耗DAC, 带有内部基准和具有缓冲的电压输出	Windows软件提供简单的图形用户界面(GUI), 用于熟悉器件特性, 包括USB至I <sup>2</sup> C 400kHz接口电路
MAX5216EVKIT	演示MAX5216 16位、低功耗、高性能、带有缓冲的数/模转换器(DAC)	Windows软件, 支持14/16位DAC, 板载微控制器产生SPI命令, USB供电
MAX5825AEVKIT	演示MAX5825 12位、8通道、低功耗DAC, 带有内部基准和电压缓冲输出	Windows软件提供简便的图形用户界面(GUI), 用于评估器件特性, 包括USB至I <sup>2</sup> C 400kHz接口电路
MAX5214DACLITE	演示MAX5214真14位分辨率、低功耗、高性能、缓冲输出数/模转换器(DAC)	包括板载微控制器(产生SPI命令), Windows软件提供简便的图形用户界面(GUI), 用于评估MAX5214特性, USB供电

(转下页)

## 信号链方案评估板(续)

器件	说明	特性
MAX1379EVKIT	演示MAX1379 12位、48通道、同时采样ADC	完备的评估系统，提供方便的测试点，板载数据记录软件支持FFT运算，也可用于评估MAX1377
MAX11046EVKIT	提供经过验证的设计，用于评估MAX11046 8通道、16位、同时采样ADC	8路同时采样ADC，提供所有输入信号通道的BNC连接器，6V至8V单电源供电，USB-PC连接器兼容其它5款MAX1104x系列
MAX11040KEVKIT, MAX11040KDBEVKIT	完全组装并经过测试的PCB，评估4通道、同时采样ADC IC	主板已安装2片MAX11040KGUU+，可最多级联3块子板以连接其它3颗器件
MAX11160EVSYS	经过验证的设计，用于16位、高速、高精度ADC	Windows软件提供简便的图形用户界面(GUI)，用于评估MAX11160特性，配套提供MAXPRECADCMB串口板和MAX11160DBEVKIT，已安装16位MAX11160高精度ADC (允许PC通过其USB端口控制SPI和GPIO)
MAX1300AEVKIT	经过验证的设计，用于评估16位、可编程输入量程的高精度ADC	可按照电压基准的倍数实时设置输入量程，支持单端/差分及双极性/单极性输入
MAXADCLITE	用于演示业内尺寸最小的SAR ADC，12焊球WLP封装方案	4通道、12位、I <sup>2</sup> C SAR ADC，通过USB连接至PC，由USB口供电，微型评估板提供完备的数据采集系统

# FPGA保护方案设计

## 概述

Maxim的信息保护和安全认证(SIA)产品线提供低成本、安全存储器方案，采用高度可靠、经过安全认证的加密机制，具有业内领先的反入侵(管芯级)和反旁道攻击(非入侵)技术。这些解决方案非常适合知识产权保护、授权管理、软件现场升级管理等应用。

## 确定故障

如今，设计人员可以选择FPGA，利用各种技术保存配置数据，例如一次性编程(OTP)反熔丝、基于闪存的可重复编程存储单元以及可重复编程的SRAM配置逻辑单元。配置数据包含了设计或最终产品的IP。

由于配置数据储存在FPGA芯片内，并且芯片具有防窃取机制，这种反熔丝和基于闪存的解决方案均提供了相对安全的平台。此外，除非采用非常复杂的方法，例如解包、微探针、电压对比电子束显微镜和聚焦离子束(FIB)探针等，“窃听”硅体并导致安全机制失效，否则数据遭到破坏的可能性非常小。当然，由于负责FPGA编程的合同商可以控制产量使其超过授权数量，并在黑市销售，OEM客户必须严格控制许可证的发放。这种非授权器件与授权器件很难区分，会严重影响OEM的收益。

SRAM FPGA几乎没有任何安全措施保护IP (配置数据)，防止数据被非法复制

和剽窃。把配置数据储存在独立的存储器芯片，随后由FPGA上电时读取。读取后的数据又被保存到FPGA的SRAM存储单元，这种方法在两个方面威胁到了配置数据的安全性：

上电时，配置数据比特流暴露在外部总线。

储存在SRAM存储器的配置数据很容易被侦测。

盗版商很容易利用这些技术窃取配置数据，并复制原始设计，将直接威胁产品开发者的IP和效益。

## 设计挑战

高端FPGA采用内部加密和识别机制解决安全问题，但对于大批量生产的终端产品，例如消费类电子产品，这样的方案性价比很低。而这些应用同样需要某种方式来保护其IP不被剽窃，迫切需要可靠、容易实现，并且对FPGA资源(引脚数量和逻辑元件)、功耗及总体设计成本影响最小的安全保护方案。

## 方案介绍: 认证

认证过程的目的是在两个或多个实体之间建立标识验证。基于密钥的认证方法是把密钥和被验证数据(即“信息”)作为输入，计算信息验证码(MAC)。然后将MAC附加在信息中，信息接收方进行相同的计算并将其计算的MAC与随信息传送的MAC进行比较。如果两个

MAC一致，则判断信息来源可靠。为防止信息被截取(未经授权)，MAC计算还融入了MAC接收方选定的随机质询码。

**图14**所示为这种模式的基本原理，质询码越长，记录所有应答的可能性就越小。

为了检验MAC发送方的真实性，MAC接收方会产生一个随机数并将其作为质询传到发送方。然后，MAC发送方必须根据密钥、信息和接收方的质询计算新的MAC。随后，发送方将计算结果返回给接收方。如果发送方被证实能够计算任何质询码的有效MAC，则可以确认其已知密码并被视为可靠。这一过程称为质询与响应认证，参见图14。

用于计算MAC的算法有多种，例如：Gost-Hash、HAS-160、HAVAL、MDC-2、MD2、MD4、MD5、RIPEMD、SHA系列、Tiger和WHIRLPOOL。经过仔细审议并被国际认可的一种单向散列算法是SHA-1，这种算法由美国国家标准技术研究所(NIST)开发，已经纳入国际标准ISO/IEC 10118-3:2004，SHA-1算法具有以下显著特征：

- 不可逆：无法计算出与MAC对应的输入。
- 防冲突：对于给定MAC，不能找出任何其它能够产生该MAC的输入消息。
- 高雪崩效应：输入的任何改变都将导致MAC结果的重大改变。

由于上述原因以及国际上对该算法的认定，SHA-1成为安全存储器质询和响应认证的最佳选择。

## 方案实施

质询和响应认证方案可以作为基于SRAM的FPGA系统设计的一部分，这种方式成本低廉(图15)。该方案中，安全存储器件仅通过一个引脚连接到配

置成双向(开漏)通信的FPGA引脚。连接在 $V_{DD}$ 的电阻为安全存储器供电并为漏极开路通信提供偏置。Maxim的DS28E01-100 1Kb保护型1-Wire EEPROM带有SHA-1引擎，非常适合这种设计。该器件包含SHA-1引擎和128字节用户存储器，安全密钥用于芯片内部操作但不能从外部读取，此外，器件还带有唯一的、不可更改的识别码。

DS28E01-100的1-Wire接口将通信总线减少到一个FPGA引脚，用于质询-响应认证。因为FPGA的I/O引脚非常有限，这种安全方案对系统的影响最小。另一种实施方案是利用FPGA构成通用的I<sup>2</sup>C接口，通过DS28CN01 (等效于DS28E01-100的I<sup>2</sup>C器件)进行认证，也可以利用小型ASIC或CPLD实现SHA-1引擎及其它功能。但如果安全保护是器件的唯一功能，采用ASIC会大大增加成本。

为了加强DS28E01-100的安全性，可利用其参考认证内核启动FPGA进行以下操作：

1. 产生质询随机数。片上随机数发生器通常产生伪随机数，不具备与真随机数同等的安全性。
2. 已知内部操作的安全密钥，但不能从外部侦测。
3. 计算包括密钥、随机数及附加数据在内的SHA-1 MAC，类似于安全存储器。
4. 逐字节比较数据，利用FPGA内部CPU的XOR功能。

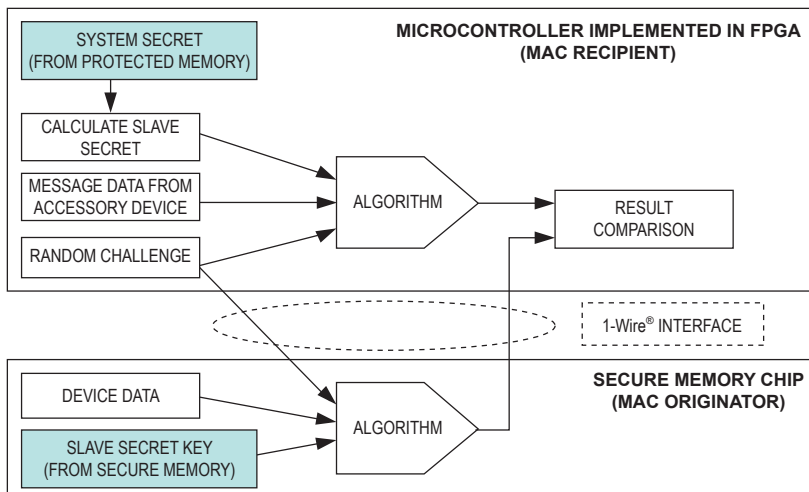


图14. 质询与响应认证过程，验证MAC发送方的真实性

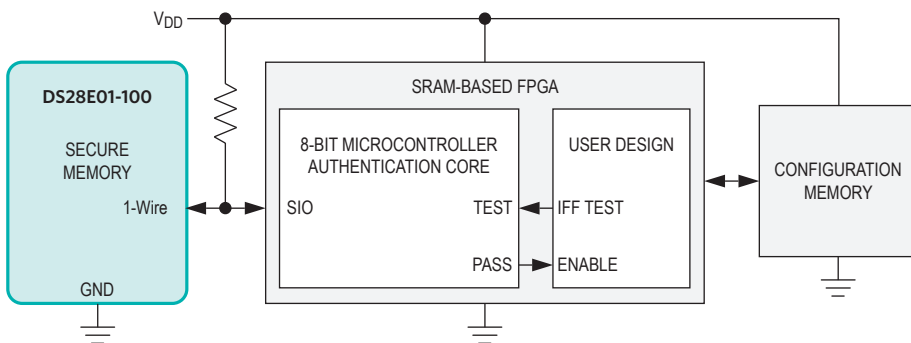


图15. 该简化框图中利用一片1-Wire安全存储器保护FPGA

关于SHA-1 MAC计算的详细信息，请查询安全散列标准。应用笔记3675: “利用安全认证保护您的研发成果”提供了关于认证的概念及安全存储器架构的技术细节。

一些主要的FPGA供应商提供类似于微控制器功能的宏，Xilinx微控制器功能占用192个逻辑单元，这仅仅是一片Spartan-3 XC3S50器件的11%。

## 工作原理

DS28E01-100结合OEM规定的密钥和数据编程，可由OEM编程或由Maxim在发货前编程。DS28E01-100是实现FPGA安全保护的关键，OEM指定的密钥驻留在杂乱无章的配置数据中，对配置数据编程后送入配置存储器(外部)。

上电时，FPGA从其配置存储器自行配置。当前的FPGA微控制器功能生效并执行质询和响应认证，也称为“敌我”识别(IFF)，这个识别过程包含以下步骤：

1. FPGA产生一个随机数，将其作为质询(Q)发送到安全存储器。
2. FPGA通知安全存储器根据其密钥、发送的质询、唯一识别码及其它固定数据计算SHA-1 MAC，并向FPGA发送应答(MAC2)。
3. FPGA按照相同输入、安全存储器使用的常数以及FPGA密钥计算SHA-1 MAC (MAC1)。
4. FPGA将MAC1与MAC2进行比较。如果两个MAC一致，FPGA将判断其为经过授权的环境。FPGA进入正常工作模式，开启/执行所有配置编码定义的功能。但是，如果两个MAC不同，则被认定为未授权者(“敌方”)。这种情况下，FPGA将启动相应的操作，而不是继续工作。

## 为什么该过程是安全的

除了SHA-1固有的安全性外，上述IFF认证过程的关键是密钥，而安全存储器或FPGA都不能对其进行读取，因而提高了安全性。另外，因为比特流数据杂乱无章，当FPGA自我配置时，对配置流的窃听不会泄露密钥。考虑到数据字节的尺寸，对比特流进行逆向工程以推测设计架构将是一项耗时长久的工程，几乎不可能完成。

另一个至关重要的安全措施是质询的随机性。可预测的质询(常数)产生可预测的响应，该过程可以记录一次，随后由

微控制器仿照安全存储器发送数据。利用可预测的质询码，微控制器可以成功地使FPGA将其认定为友好的。IFF方法中质询码的随机性消除了上述困扰。

如果每个安全存储器的密钥都与器件相关，则可进一步提高安全性：每个具体密钥都利用主控密钥、SHA-1存储器的唯一识别码以及相关常数计算得到。如果只是单个密钥被公开，则只影响一颗器件，不会影响整个系统的安全性。为了支持个体密钥，FPGA需要知道主密钥并在计算预期响应之前首先计算1-Wire SHA-1存储器芯片的密钥。

对于每台设备，开发商(OEM)必须向利用嵌入式FPGA生产产品的合同商(CM)提供适当的预编程安全存储器。这种一对一的关系限制了CM生产授权设备的数量。为了防止CM窃取安全存储器(例如：声称由于某些内存的编程不正确，需要更多内存)，建议OEM对安全密钥设置写保护。

即使其没有写保护，也无需担心1-Wire EEPROM数据存储器的安全性。设计保证只有知道密钥的人才能够更改该存储器数据。这一附加功能很受欢迎，因为该功能使设计者可以进行软件功能管理—FPGA可以根据从SHA-1安全存储器读取的数据启动/禁止某些功能。

OEM并不总是在将存储器件运送给CM之前先对其进行编程，为了解决这一问题，安全存储器制造商可以为OEM设置SHA-1密钥和EEPROM阵列预编程服务。Maxim为您提供这样的服务，根据OEM的输入，在工厂注册并配置安全存储器，然后将其直接运送给CM。该服务具有以下主要优势：

- OEM不必向CM透露密钥。
- OEM不必提供预编程系统。
- 只有OEM授权的第三方可访问注册器件。
- 供应商保存运输数量的记录，以备OEM审核。

## 方案验证

应用笔记XAPP780: 利用Dallas Semiconductor/Maxim DS2432安全EEPROM实现FPGA IFF防盗版保护中介绍的安全保护方案已经过Xilinx产品测试。Xilinx声明：“该系统的安全性建立在加密以及在安全环境加载密钥的基础上。整个参考设计，除密钥外，都满足应用广泛的Kerckhoffs定律”。应用笔记提供的编程和认证接口简化了防盗版保护方案的实施，Flemish语言学家Auguste Kerckhoffs在关于军用密码学的一篇文章中指出：安全不是依靠模糊性，而是依靠密钥的力量。他主张，遭到入侵时只需要更换密钥，而不是整个系统。

## 结论

只需要增加一片低成本芯片，例如DS28E01-100，并利用免费的参考设计内核装载FPGA，即可轻松实现FPGA设计的IP保护。1-Wire接口允许利用单个FPGA引脚实现安全机制。



# 选型指南和表格

## FPGA信息保护和安全认证方案

器件	说明	特性	优势
DS28E01-100	1-Wire 1Kb SHA-1保护EEPROM	用户可定制的读/写/OTP页模式，±8kV HBM，±15kV IEC ESD保护	利用一个专用触点进行通信、控制，占用空间最小、引脚最少

## 信息保护和安全认证评估板

器件	说明	特性
AES-S6EV-LX16-G	Avnet Spartan 6评估板	单节锂离子电池18650 (约2500mAh)供电
DS28E01-100即插即用模块	DS28E01-100模块，用于驱动测试PicoBlaze™ SHA-1安全认证设计	连接Avnet的Xilinx Spartan-6 LX16评估板 (AES-S6EV-LX16-G)
DSAUTHSK	Maxim安全存储器评估板	套件包括Maxim的DS2460、DS2482-100、DS28CN01和DS28E01-100器件，用于快速开发

# 高速DAC和ADC与FPGA的接口方案

## 引言

随着数据转换器的速度和通道数量越来越高，这些器件与FPGA之间的时序控制和数据完整性设计也更具挑战性。Maxim与业界领先的FPGA供应商密切协作，定义FPGA和高速数据转换器之间的数字接口。这种协作克服了以上挑战，确保系统兼容性、资源的充分利用，并可有效简化设计。

## FPGA/数据转换趋势

随着数据转换和FPGA技术日新月异，性能和工作速度的提高使得许多应用将信号处理从模拟域推向数字域。例如，设计人员不再使用双基带I/Q DAC、模拟正交调制器和频率合成器来设计无线发送器，而是采用高速FPGA和射频数/模转换器(RF-DAC)。在FPGA中实现数字正交调制器，以数字方式转换信号，然后由RF-DAC在规定的频率进行合成。数字射频发送器相对于模拟射频发送器的优势在于能够避免I/Q不平衡、增大载波或信道容量，以及利用共用硬件平台支持多频段开发的能力。但为了实现这些优势，必须确保RF-DAC和FPGA数字接口的数据完整性和正确的时序。

同样，设计人员也不再使用基带ADC、模拟正交解调器(或混频器)和频率合成器设计无线接收器，而是采用高速FPGA和射频采样模/数转换器(RF-ADC)。

## 数据转换器与FPGA的数字接口

Maxim已经在RF-DAC中增添了新的功能，以简化与FPGA的接口。Maxim开

发了带有2:1或4:1多路复用LVDS输入的RF-DAC，从而把RF-DAC输入数据的速率降低到与当前FPGA技术相一致的水平。利用2:1多路复用输入模式，可减少所需的I/O引脚数量、布线复杂度及电路板空间。也可采用4:1复用输入模式，提高定时裕量，实现更可靠的设计，并允许使用更低速度的FPGA。

新一代RF-DAC包括片上延迟锁相环(DLL)，便于输入数据与FPGA的同步和奇偶校验功能的实施，以提供接口失效监测。RF-DAC数据接口为系统同步，保证确定性抖动。时钟源同步接口的延迟不确定度通常为一个时钟周期。Maxim的RF-DAC提供数据加扰特性，用于白化输入数据的频谱成分，消除潜在的数据相关杂散信号。

关于数据转换器与FPGA之间接口的最后一个考虑事项是：数据时钟速度。Maxim的RF-DAC和射频采样ADC支持各种接口格式，包括单数据率(SDR)、双数据率(DDR)和四数据率(QDR)，以匹配不同类型FPGA的最大时钟速率指标。

为满足应用中多通道数据转换的要求，例如医学成像，高速ADC和FPGA之间的接口已经从并口逐渐演变为高速串口。串口的优势包括：较少的通信线(提供密度和成本优势)，以及宽松的延迟匹配指标(简化设计，提高可靠性)。Maxim提供八(8)通道、高速ADC，带有串行LVDS输出，用于高密度/低功耗设计，例如超声。在部分双通道、高速ADC和DAC上，Maxim还提供可选择的双CMOS并口或单复用CMOS并口，以平衡I/O引脚数量和接口速度的设计。

## 集成DLL简化FPGA与RF-DAC的同步

图16所示为14位、2.3Gsps RF-DAC MAX5879的功能框图。RF-DAC在时钟(CLKP/CLKN)上升沿更新，控制可选的2:1或4:1复用输入端口，减少RF-DAC的I/O引脚数量，或将每个端口上的输入数据速率降低至1150Mwps或575Mwps。

MAX5879集成DLL电路确保与FPGA接口的可靠定时，特别是当器件的工作速率提高、数据窗口变小(数据发送更加频繁)时，这一点尤其重要。图17所示为使用FPGA和MAX5879 DLL时钟定时的原理框图。DLL电路调节输入数据的相位，使数据眼图以将数据锁存至DAC的内部时钟(RCLK)沿为中心，确保FPGA和DAC之间的数据同步。DLL将输入数据(DATA)的相位调节到内部时钟(RCLK)，使其不受温度和电源波动的影响。

如果没有DLL，设计者需要确保传输到DAC的数据在DCLK跳变之前的一定时间内建立稳定( $t_{\text{SETUP}}$ )，并在跳变之后保持一定时间( $t_{\text{HOLD}}$ )。如果考虑温度波动，产品数据手册规定的建立和保持时间将占用相当比例的有效数据窗口，设计高速FPGA和DAC之间可靠接口的难度会更大。

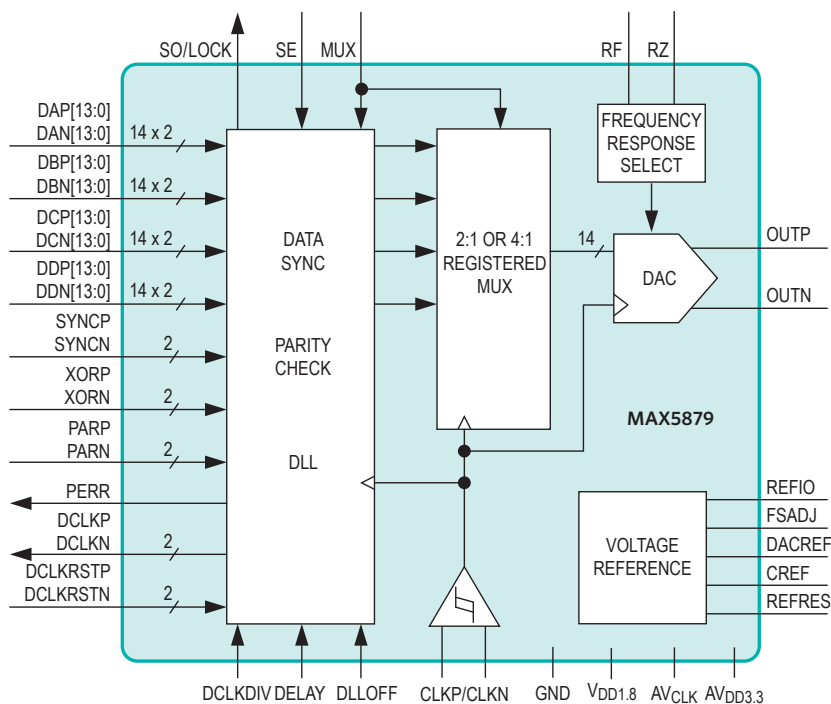


图16. MAX5879功能框图

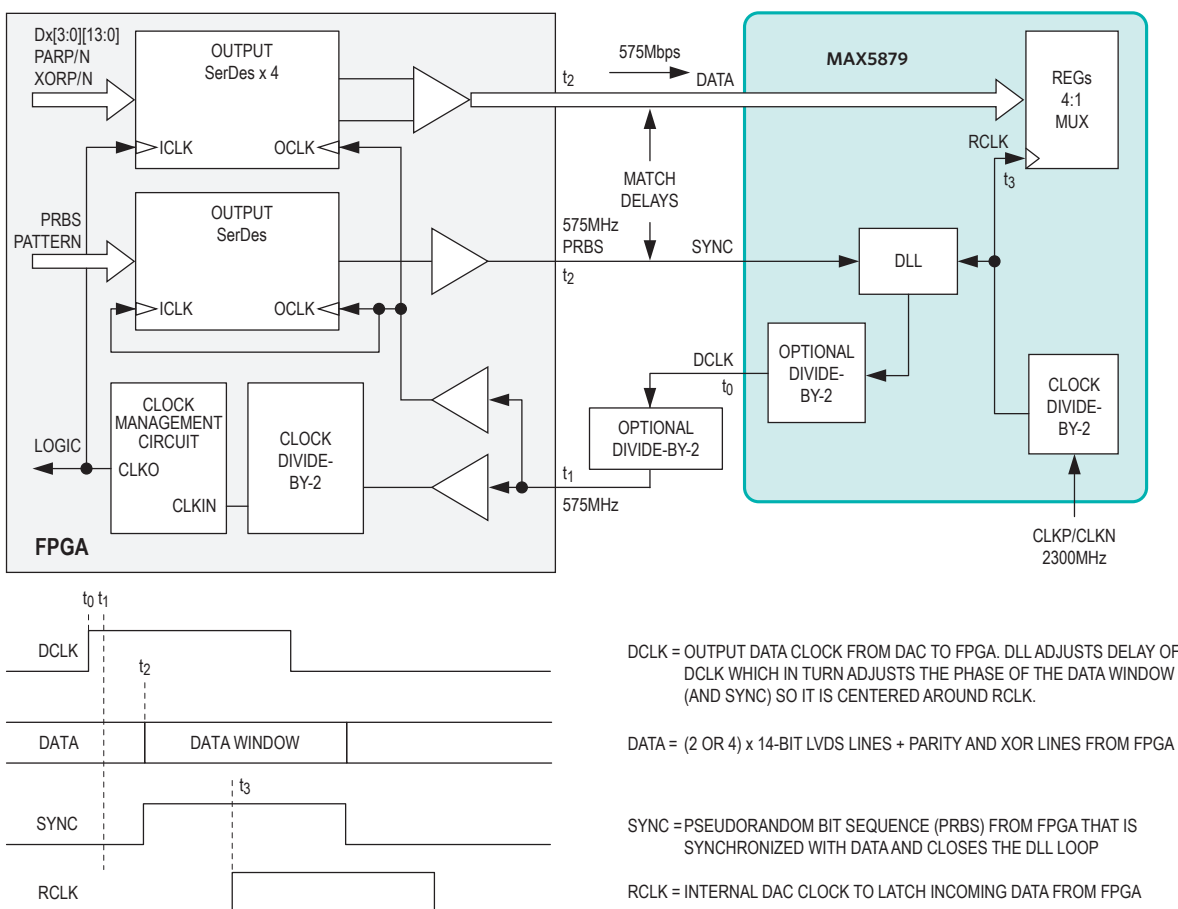


图17. FPGA和MAX5879 RF-DAC (4:1复用模式)之间的数字接口

## 数据加扰和奇偶校验确保系统性能可靠

在有些情况下，FPGA产生的周期性数据模式会形成数据相关的杂散信号，影响系统性能。MAX5879 RF-DAC具有XOR数据功能，可用于白化数据位的频谱成分，防止发生这种现象。

此外，该DAC具有奇偶校验功能，可用于检测FPGA数据源和DAC之间的误码，进行系统监测。RF-DAC计算奇偶校验，并与从FPGA接收的奇偶校验码进行比较。接收和计算的奇偶校验位不一致时，奇偶校验错误标识被置高，FPGA即可检测到误码并触发修正措施。

## 高速八通道ADC具有串行FPGA接口，减少引脚数量、降低设计复杂度

对于多通道应用，数据转换器和FPGA之间的高速串口能够提供更密集、性价比更高的解决方案，简化设计，因而整体性能优于并口方案。图18所示为MAX19527八通道、12位、50MSPS ADC的功能框图。与FPGA的高速接口由10对LVDS (20个引脚)组成：8路高速串行输出(每通道1对)、1路串行LVDS时钟输出(CLKOUT)和1路帧同步时钟(FRAME)。ADC时钟输入(CLKIN)或采样时钟乘以6，得到串行LVDS输出时钟(CLKOUT)。每个12位通道的串行数据在CLKOUT的上升沿和下降沿有效。帧

同步时钟(FRAME)的上升沿对应于每个通道12位串行数据流的第1位。

如果利用并联CMOS输出构建一个八通道、12位、50MSPS ADC，将需要97个引脚(大约为串行LVDS接口的5倍)作为连接FPGA的高速数字接口。并联接口方案众多的引脚数要求更多的FPGA I/O资源来采集数据，也要求FPGA和ADC采用更大的封装尺寸(增大布线复杂度)，以及更多的印制板层数。

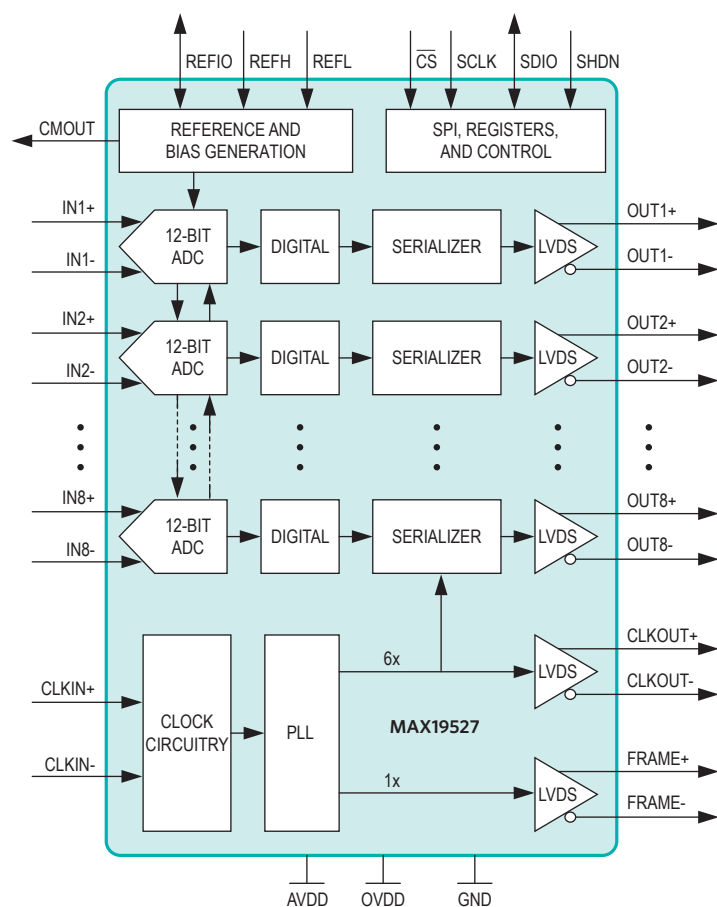


图18. MAX19527功能框图



# 选型指南和表格

## 高速DAC和ADC

器件	说明	特性	优势
MAX5879	14位、2.3Gsps RF-DAC	2:1或4:1复用LVDS输入	优化引脚数量或定时裕量
		延迟锁相环(DLL)	确保FPGA和DAC之间数据同步
		奇偶校验和误码标识	更容易实现数据完整性
		数据加扰	白化频谱成分，消除数据相关杂散
		SDR、DDR数据接口	增强灵活性，可连接至更多FPGA
MAX109	8位、2.2Gsps RF-ADC	1:4解复用LVDS输出	增强定时裕量
		SDR、DDR、QDR数据接口	增强灵活性，可连接至更多FPGA
MAX19527	八通道、12位、50Msps ADC，带有串行LVDS输出	串行LVDS输出，带有可编程测试码型	紧凑的ADC/FPGA接口，确保数据定时同步
		输出驱动器，带有可编程电流驱动和内部匹配电阻	消除反射，确保数据完整性(增大眼图开度)
MAX19517, MAX19507	10/8位、双通道、130Msps ADC	可编程数据输出定时 可编程内部匹配电阻	简化高速FPGA/ADC接口，消除反射，确保数据完整性(增大眼图开度)
		可选数据总线(双CMOS或单复用CMOS)	折中I/O和接口速度，优化FPGA资源

## 选型指南(FPGA支持资源)

器件	说明	特性
HSDCEP	高速数据转换器评估平台	基于数据源的Xilinx Virtex-5 FPGA，直接兼容Maxim RF-DAC (> 1500Msps)评估板
DCEP	数据转换器评估平台	基于数据源的Xilinx Virtex-4 FPGA，兼容Maxim高速ADC和DAC评估板

1-Wire和EE-Sim是Maxim Integrated Products, Inc.的注册商标, InTune是Maxim Integrated Products, Inc.的商标。  
ARM是ARM Limited的注册商标和注册服务标志。  
Artix、Kintex和PicoBlaze是Xilinx, Inc.的商标, CoolRunner、ISE、Spartan、Virtex和Zynq是Xilinx, Inc.的注册商标。  
IO-Link是ifm electronic GmbH的注册商标。  
IrDA是Infrared Data Association Corporation的注册服务标志。  
PowerPC是International Business Machines Corporation的注册商标和注册服务标志。  
PMBus是SMIF, Inc.的商标。  
PSpice是Cadence Design Systems, Inc.的注册商标。  
Windows是Microsoft Corporation的注册商标和注册服务标志。  
Xilinx是Xilinx, Inc.的注册商标和注册服务标志。

如需获取更多信息, 请访问: [china.maximintegrated.com](http://china.maximintegrated.com)。

技术支持: 800-810-0310 (免费电话)或010-6211 5199 • eMail: [AP.Support@maximintegrated.com](mailto:AP.Support@maximintegrated.com)

© 2012 Maxim Integrated Products, Inc.版权所有。Maxim Integrated和Maxim Integrated标志是Maxim Integrated Products, Inc.在美国及其他管辖区域的商标。其他公司名称为相应公司的注册商标名或商标。

Rev. 1; 2012年11月

